

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-218738

(43)Date of publication of application : 10.08.1999

-----  
-----  
(51)Int.Cl. G02F 1/133  
G09G 3/36

-----  
-----  
(21)Application number : 10-022387 (71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 03.02.1998 (72)Inventor : MURADE MASAO

-----  
-----  
(54) ELECTRO-OPTICAL DEVICE DRIVING CIRCUIT, ELECTRO-OPTICAL DEVICE  
AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electro-optical device driving circuit capable of shortening a precharging period, executing inverted display or the like and reducing the size of an electro-optical device in respect to a driving circuit for line-sequentially writing precharge signals on a data line.

SOLUTION: A data line driving circuit 101 is composed of a bidirectional shift register 401, a waveform control circuit 403, a precharge signal switching circuit 404, and a buffer circuit 402 and a precharging circuit 201 and a sampling circuit 301 are arranged in parallel on the side of the circuit 101. A bidirectional shift register 401 has simple constitution consisting of a signal input part, a signal propagation part and a feedback part by the use of a clocked inverter and a precharging circuit driving signal is outputted from a 2nd output stage before the output stage of a sampling circuit driving signal.

-----  
-----  
LEGAL STATUS [Date of request for examination] 09.10.2001  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or  
application converted registration]  
[Date of final disposal for application]  
[Patent number] 3520756  
[Date of registration] 13.02.2004  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

**\* NOTICES \***

JPO and INPIT are not responsible for any  
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] Two or more data lines with which a picture signal is supplied, and two or more scanning lines with which a scan signal is supplied, The switching means connected to said each data line and said each scanning line, The sampling circuit which is an actuation circuit of the electro-optic device equipped with the pixel electrode connected to said switching means, samples said picture signal by the flow of the 1st transistor, and is supplied to said data line, The precharge circuit which supplies a precharge signal to said data line by the flow of the 2nd transistor in advance of the sampling period for supplying said picture signal to said data line, Have a bidirection shift register for supplying a control signal to said sampling circuit and a precharge circuit, and at least to said sampling circuit in said 1st direction or 1st direction, and the direction of transfer corresponding to the direction of reverse While

carrying out the sequential output of the 1st driving signal which makes it flow through the 1st thin film transistor from each stage of said bidirectional shift register. The actuation circuit of the electro-optic device characterized by coming to output the 2nd driving signal which makes it flow through said 2nd transistor from at least two or more steps before rather than the output stage of said bidirectional shift register which outputs said 1st driving signal in said direction of transfer to said precharge circuit.

[Claim 2] Said bidirectional shift register is the actuation circuit of the electro-optic device according to claim 1 characterized by having the false output stage for outputting said 2nd driving signal at least two or more steps ago rather than the output stage which outputs said 1st driving signal to the sampling circuit and precharge circuit to the data line of ends of said 1st direction.

[Claim 3] The actuation circuit of the electro-optic device according to claim 1 or 2 characterized by connecting to each output stage of said bidirectional shift register a 2nd driving signal selection means to choose the output stage of said 2nd driving signal over said precharge circuit based on said selection-control signal.

[Claim 4] Said selection-control signal is the actuation circuit of an electro-optic device given in any 1 term of claim 1 characterized by being said directional-control signal inputted into said direction-of-transfer control section thru/or claim 3.

[Claim 5] Said shift register to the signal taking-in section, the feedback section, and said direction-of-transfer control section. It has the gate means made into an input side, an output side, and switch-on in the standup or falling of the clock signal inputted into the gate terminal. The gate terminal of the gate means of said signal taking-in section, The clock signal which the polarity reversed mutually is inputted into the gate terminal of the gate means of said feedback section. The gate terminal of the gate means of the feedback section of the preceding paragraph, The actuation circuit of an electro-optic device given in any 1 term of claim 1 characterized by inputting a polar equal clock signal into the gate terminal of the gate means of the signal taking-in section of the next step mutually thru/or claim 4.

[Claim 6] Said sampling circuit and precharge circuit are an actuation circuit of an electro-optic device given in any 1 term of claim 1 characterized by being prepared in juxtaposition thru/or claim 5.

[Claim 7] The electro-optic device characterized by equipping any 1 term of claim 1 thru/or claim 6 with the actuation circuit of the electro-optic device of a publication.

[Claim 8] Electronic equipment characterized by having liquid crystal equipment according to claim 7.

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of the electronic equipment using the electro-optic device equipped with the actuation circuit of electro-optic devices, such as a liquid crystal panel of the active-matrix actuation method by thin film transistor (TFT is called hereafter.) actuation etc., and this actuation circuit, the electro-optic device with which this actuation circuit was prepared on the substrate, or the electro-optic device concerned, and belongs to the technical field of the actuation circuit especially equipped with the precharge circuit, an electro-optic device, and electronic equipment.

[0002]

[Description of the Prior Art] Conventionally, in the liquid crystal panel of the active-matrix actuation method by TFT actuation, the pixel electrode of a large number corresponding to each intersection of much scanning lines and the data line which were arranged in all directions, respectively, and the scanning line and the data line is prepared on the TFT array substrate. And in addition to these, various kinds of circumference circuits which use TFT(s), such as a scanning-line actuation circuit, a data-line actuation circuit, and a sampling circuit, as a component may be prepared on such a TFT array substrate.

[0003] Among these circumference circuits, a sampling circuit is a circuit which samples a picture signal, in order to supply the picture signal of high frequency to each data line stably to predetermined timing synchronizing with a scan signal.

[0004] Moreover, a precharge circuit is the timing preceded with the timing to which a picture signal is sampled by said sampling circuit to the data line for the purpose of reduction of improvement in a contrast ratio, the stability of the potential level of the data line, and the wiring unevenness on a display screen etc., and is a circuit which mitigates the load at the time of writing a picture signal in the data line by supplying a precharge signal (image auxiliary signal). In case a picture signal will be written in the data line in the so-called 1H reversal actuation method which is reversed a predetermined period and drives the electrical-potential-difference polarity of the data line usually performed if the precharge signal is beforehand written in the data line in order to carry out alternating current actuation especially of the liquid crystal, the required amount of charges can be lessened notably.

[0005] Since such precharge was conventionally performed to all the data lines within 1 horizontal blanking interval, in consideration of buildup of delay of the precharge signal by the capacity of the data line, and the actuation load of TFT of the precharge circuit which writes a precharge signal in the data line, it was constituted so that a precharge signal might be supplied to the data line [ comparatively long time amount, for example, the time amount more than at least 1microsec ] from immediately after

initiation of said one horizontal blanking interval.

[0006] However, when highly minute-ization of a liquid crystal panel progressed and the horizontal number of pixels increased dramatically, there was a problem that the number of the data line with the need of writing in at once increased, and the actuation load of TFT of the precharge circuit which writes in the precharge signal over the data line increased. Moreover, since many current supply sources were performed at once, there was also a problem that the potential of a power-source line became instability. Furthermore, wiring for supplying a precharge signal to the data line became long, and there was a problem that a precharge signal deteriorated as the termination side of the wiring concerned, so that the number of the data line which writes in a precharge signal increased. Consequently, dispersion arose in the potential written in each data line, and there was a problem of generating the wiring unevenness on the display screen.

[0007] It preceded with the writing of the picture signal to each data line, and the method which writes a precharge signal in line sequential for every data line was proposed there as indicated by JP,7-295520,A. An example of such a precharge circuit is indicated by this official report.

[0008] According to this precharge circuit, there is the one data line which writes in a precharge signal at once, can make the actuation load of TFT of a precharge circuit able to mitigate, and can attain stabilization of the potential of a power-source line and the data line.

[0009]

[Problem(s) to be Solved by the Invention] However, by the conventional method represented by said official report, in order to write a precharge signal in line sequential for every data line, the need of the shift register which supplies a driving signal to line sequential is carried out to the circuit which samples a precharge signal for every data line, and the circuit concerned. Without the signal of the same width of face as the signal inputted into the first rank of a shift register overlapping mutually as indicated by said official report, for example, this conventional shift register is constituted so that a sequential shift may be carried out, and it had become very complicated circuitry.

[0010] Therefore, since the area of the field in which the circumference circuit outside a pixel field is established becomes small in using the miniaturization of a liquid crystal panel as a drawing wax, if the shift register which has above very complicated circuitry is formed in the field concerned, the area for other circuits will be restricted remarkably. Consequently, the precharge circuit for writing a precharge signal in the data line must also be formed in a small area, and cannot but make small size of TFT which constitutes the precharge circuit concerned.

[0011] That is, since it becomes impossible to make on resistance of TFT of a precharge circuit small, in order for the current serviceability concerned of TFT to

decline and to perform sufficient precharge, there was a problem that the pulse width of said driving signal for making a precharge signal sample had to be maintained somewhat long.

[0012] However, in high-speed display modes, such as EWS mode, since one horizontal blanking interval turned into a very short period, when the pulse width of said driving signal was maintained somewhat long, a precharge signal and a picture signal will be written in the data line almost continuously, and a picture signal was not correctly supplied in response to the effect of a precharge signal, but it had the problem that an adverse effect arose in an image.

[0013] Moreover, the circuit to which a sampling pulse is shifted became what also has an occupancy area of the circuit concerned on liquid crystal equipment big since it is a complicated configuration as mentioned above, and there was a problem that it was difficult to miniaturize liquid crystal equipment.

[0014] Furthermore, since the shift direction is an one direction, the shift register indicated by said official report is not employable as the liquid crystal display monitor of a video camera which cannot make the upper and lower sides or right and left reverse a picture signal, but reverses an image according to the photography position of the so-called liquid crystal projector of a double plate method, or a user.

[0015] Even when this invention is made in view of the trouble mentioned above and it supplies a precharge signal to the data line line sequential , a degree of freedom can be given to the supply timing and supply time amount of a precharge signal , and it can respond to inverse video mode at a high-speed display mode list , and is making into the technical problem to offer the driving gear of the liquid crystal panel which can miniaturize liquid crystal equipment further , liquid crystal equipment , and electronic equipment .

[0016]

[Means for Solving the Problem] The actuation circuit of an electro-optic device according to claim 1 Two or more data lines with which a picture signal is supplied, and two or more scanning lines with which a scan signal is supplied, The switching means connected to said each data line and said each scanning line, The sampling circuit which is an actuation circuit of the electro-optic device equipped with the pixel electrode connected to said switching means, samples said picture signal by the flow of the 1st transistor, and is supplied to said data line, The precharge circuit which supplies a precharge signal to said data line by the flow of the 2nd transistor in advance of the sampling period for supplying said picture signal to said data line, Have a bidirection shift register for supplying a control signal to said sampling circuit and a precharge circuit, and at least to said sampling circuit in said 1st direction or 1st direction, and the direction of transfer corresponding to the direction of reverse While carrying out the sequential output of the 1st driving signal which makes it flow through the 1st thin film transistor from each stage of said bidirectional shift register It is

characterized by coming to output the 2nd driving signal which makes it flow through said 2nd transistor from at least two or more steps before rather than the output stage of said bidirectional shift register which outputs said 1st driving signal in said direction of transfer to said precharge circuit.

[0017] According to the actuation circuit of an electro-optic device according to claim 1, the write-in period of the picture signal of 1 horizontal-scanning period expires, for example, and if the transfer start signal which makes a direction of transfer the 1st direction to a bidirectional shift register is inputted, this transfer start signal will be incorporated in the signal taking-in section synchronizing with a clock signal, and will be spread as an output signal in the signal propagation section. Furthermore, in the feedback section, the output signal from said signal propagation section returns to the signal input side of said signal propagation section synchronizing with a clock signal, and the 2nd driving signal based on said transfer start signal is generated, and thereby, this 2nd driving signal is outputted as an input signal in the next step of a bidirectional shift register while being outputted from the transfer initiation stage of a bidirectional shift register. In the next step, while said input signal is incorporated and spreads like the preceding paragraph synchronizing with a clock signal, feedback is performed. While the 2nd driving signal in this stage is generated and being outputted as this 2nd driving signal by this, it is further outputted as an input signal in the next step.

[0018] Hereafter, similarly, while the 2nd driving signal is transmitted by each stage of a bidirectional shift register one after another, it is outputted as an output signal of each stage, and it is made to flow through the 2nd TFT corresponding to each data line one by one. In a precharge circuit, the precharge signal supplied from the supply line of a precharge signal is supplied to line sequential by these sequential flows of the 2nd TFT to each data line, and the writing of a precharge signal is performed.

[0019] On the other hand, the output stage of said 2nd driving signal will be outputted as the 1st driving signal, when it is set up at least two or more steps before the output stage of the 1st driving signal which makes it flow through the 1st TFT of a sampling circuit and said 2nd driving signal is transmitted to the output stage of two or more steps after as mentioned above in the same bidirectional shift register. That is, the output stages which the signal with which the 1st driving signal and the 2nd driving signal serve as the source is common, and are taken out only differ.

[0020] And by this 1st driving signal, it will flow through the 1st TFT corresponding to each data line one by one, the picture signal supplied by these sequential flows of the 1st TFT from the supply line of a picture signal will be supplied to line sequential to each data line in a sampling circuit, and the writing of a picture signal will be performed.

[0021] Moreover, above transfers and outputs of the 2nd driving signal, and the transfer and output of the 1st driving signal corresponding to this are the same even when, as for said 1st direction, a direction of transfer changes with directional-control

signals towards reverse.

[0022] As mentioned above, although a precharge signal and a picture signal will be written in the data line sequentially according to the 2nd driving signal and the 1st driving signal which are supplied from a single bidirectional shift register, respectively. If it sees about each data line, the writing of a picture signal will be performed after the writing of a precharge signal. According to the amount of charges supplied as a precharge signal, there are few amounts of charges of a picture signal, and it ends, and the voltage level of each data line becomes beyond a predetermined value certainly, and stabilizes the voltage level of the data line.

[0023] Moreover, as compared with the case where a precharge signal is written in all the data lines at once, it is mitigated remarkably, and the load of the capacitive component of the data line at the time of the writing of a one-time precharge signal to the data line makes the actuation load of the 2nd TFT of a precharge circuit mitigate by supplying a precharge signal by line sequential to the data line as mentioned above.

[0024] Furthermore, like [ in the case of writing a precharge signal in all the data lines at once ], since degradation of a precharge signal etc. does not arise, the period which writes in a precharge signal can be shortened. Therefore, even if it is at the high-speed display-mode adoption time, while enabling sufficient precharge, the period from write-in termination of a precharge signal to write-in initiation of a picture signal can fully be secured, and the suitable writing of a picture signal is enabled.

[0025] And the occupancy area at the time of the bidirectional shift register which outputs said 1st driving signal and 2nd driving signal being single as mentioned above, and forming on the 1st or 2nd substrate is decreased. Furthermore, since the transfer start signal used as the source of said 1st driving signal is a signal outputted according to the supply timing of a scan signal, said 2nd driving signal which similarly uses this transfer start signal as the source will be followed and adjusted to it, even when timing adjustment of said 1st driving signal is performed. Moreover, the element number of TFT can be reduced by combination-ization of a shift register, and lowering of the yield is not caused.

[0026] Moreover, since the output stage of said 2nd driving signal and at least two or more steps of output stages of said 1st driving signal are left and are constituted, the writing of the precharge signal based on these signals and the writing of a picture signal are not performed simultaneously, but they prevent degradation of display grace, such as lowering of contrast, or nonuniformity.

[0027] As mentioned above, according to the actuation circuit of an electro-optic device according to claim 1, by shortening of the write-in period of a precharge signal, with the single bidirectional shift register of a simple configuration [ respond / to a high-speed display mode / it / and ], since it was made to make the both sides of the 2nd driving signal for precharge signals, and the 1st driving signal for picture signals output, the occupancy area of the bidirectional shift register on the 1st or 2nd



substrate is decreased, and the miniaturization of the possible electro-optic device of inverse video is realized.

[0028] The actuation circuit of an electro-optic device according to claim 2 is characterized by said bidirectional shift register having the false output stage for outputting said 2nd driving signal at least two or more steps ago rather than the output stage which outputs said 1st driving signal to the sampling circuit and precharge circuit to the data line of ends of said 1st direction in the actuation circuit of an electro-optic device according to claim 1, in order to solve said technical problem.

[0029] According to the actuation circuit of an electro-optic device according to claim 2, said 2nd driving signal outputted from said false output stage is outputted to the sampling circuit to the data line of the ends of said 1st direction as said 1st driving signal, when it is outputted to the precharge circuit to the data line of the ends of said 1st direction and the 2nd driving signal concerned is transmitted to the output stage two or more steps after said false output stage. Thus, by preparing a false output stage, from the precharge circuit to the data line of the ends of said 1st direction, the 2nd driving signal can be supplied certainly and suitable precharge to all the data lines will be performed.

[0030] The actuation circuit of an electro-optic device according to claim 3 is characterized by connecting to each output stage of said bidirectional shift register a 2nd driving signal selection means to choose the output stage of said 2nd driving signal over said precharge circuit based on a selection-control signal in the actuation circuit of an electro-optic device according to claim 1 or 2, in order to solve said technical problem.

[0031] According to the actuation circuit of an electro-optic device according to claim 3, if a selection-control signal is inputted into the 2nd driving signal selection means, based on this selection-control signal, the scanning direction of the output stage of said 2nd driving signal will be chosen. Therefore, even if the scanning direction of a bidirectional shift register is reversed, adjustment of the write-in timing of a precharge signal and a picture signal is possible.

[0032] In order that the actuation circuit of an electro-optic device according to claim 4 may solve said technical problem, in the actuation circuit of an electro-optic device given in any 1 term of claim 1 thru/or claim 3, said selection-control signal is characterized by being said directional-control signal inputted into said direction-of-transfer control section.

[0033] According to the actuation circuit of an electro-optic device according to claim 4, if said directional-control signal inputted into said direction-of-transfer control section as a selection-control signal is inputted, based on this directional-control signal, the output stage of said 2nd driving signal will be chosen as the 2nd driving signal selection means. Therefore, a precharge signal and a picture

signal will be written in to the suitable timing according to a direction of transfer.

[0034] The actuation circuit of an electro-optic device according to claim 5 In the actuation circuit of an electro-optic device given in any 1 term of claim 1 thru/or claim 4 said shift register The signal taking-in section, the feedback section, and said direction-of-transfer control section are equipped with the gate means made into an input side, an output side, and switch-on in the standup or falling of the clock signal inputted into the gate terminal. The gate terminal of the gate means of said signal taking-in section, It is characterized by inputting into the gate terminal of the gate means of said feedback section the clock signal which the polarity reversed mutually, and inputting a polar equal clock signal into the gate terminal of the gate means of the feedback section of the preceding paragraph, and the gate terminal of the gate means of the signal taking-in section of the next step mutually.

[0035] According to the actuation circuit of an electro-optic device according to claim 5, if a clock signal is inputted into the gate terminal of the gate means of said signal taking-in section, an input side and an output side will be in switch-on in the standup or falling of this clock signal, the signal inputted at the input side will be \*\*picking-crowded, and the incorporated signal will be outputted by said signal propagation section as an output signal. And in the clock signal inputted into the gate terminal of the gate means of said signal taking-in section, although an input side and an output side will be in non-switch-on in falling or the standup of a clock signal, since a polar different clock signal is inputted, as for the gate means of the feedback section, an input side and an output side become the gate terminal of the gate means of the feedback section with switch-on in falling or the standup of a clock signal. Therefore, the voltage level of the signal inputted into the signal taking-in section will be maintained for a round of a clock signal. On the other hand, since a polar clock signal equal to the clock signal inputted into the gate means of the feedback section of the preceding paragraph is inputted into the gate terminal of the gate means of the signal taking-in section of the next step, incorporation of the output signal from the preceding paragraph is started to the timing by which feedback is started in the preceding paragraph in the next step, and the voltage level of this incorporated signal is maintained for a round of a clock signal like the preceding paragraph. Therefore, the signal outputted in the preceding paragraph will be outputted in the condition of having shifted by the half period of a clock in the next step. Hereafter, since same processing is performed in each stage, after all, the signal of each stage will shift by the half period of a clock, and a sequential transfer will be carried out. And the writing of a line sequential precharge signal which was mentioned above, and the writing of a line sequential picture signal are attained with such a shift register.

[0036] In order that the actuation circuit of an electro-optic device according to claim 6 may solve said technical problem, in the actuation circuit of an electro-optic device given in any 1 term of claim 1 thru/or claim 5, it is characterized by establishing said

sampling circuit and precharge circuit in juxtaposition.

[0037] Since said sampling circuit and precharge circuit are established in juxtaposition according to the actuation circuit of an electro-optic device according to claim 6, as mentioned above, the occupancy area of the circumference circuit constituted from a precharge circuit by the data-line driving means and the sampling circuit list which leading about of the supply line of the 1st driving signal and the 2nd driving signal which are connected to these sampling circuits and precharge circuits becomes easy, and contain said bidirectional shift register decreases from a single bidirectional shift register, and the miniaturization of an electro-optic device realizes.

[0038] An electro-optic device according to claim 7 is characterized by equipping any 1 term of claim 1 thru/or claim 6 with the actuation circuit of the electro-optic device of a publication, in order to solve said technical problem.

[0039] Since the electro-optic device given in any 1 term of claim 1 thru/or claim 6 is equipped with the actuation circuit of said electro-optic device according to the electro-optic device according to claim 7, even when a high-speed display mode is adopted and inverse video mode is adopted, sufficient precharge can be performed, a contrast ratio improves and a small electro-optic device is offered possible [ a display of a good image without the wiring unevenness on the display screen ].

[0040] Electronic equipment according to claim 8 is characterized by having the electro-optic device of claim 7, in order to solve said technical problem.

[0041] According to electronic equipment according to claim 8, since sufficient precharge can be performed even when electronic equipment is equipped with the electro-optic device of the invention in this application mentioned above and a high-speed display mode and inverse video mode are adopted, a contrast ratio improves more, and image display of high quality is performed by the electro-optic device which can display a good image without the wiring unevenness on the display screen. Moreover, since the miniaturization of an electro-optic device is possible, the miniaturization of electronic equipment is realizable.

[0042] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0043]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained based on a drawing.

[0044] (Configuration of liquid crystal equipment) The whole liquid crystal equipment configuration is first explained with reference to drawing 3 from drawing 1 as an example of an electro-optic device. Drawing 1 is the block diagram showing the configuration of a various wiring, a circumference circuit, etc. which were prepared on the TFT array substrate in the gestalt of operation of liquid crystal equipment, drawing 2 is the top view which looked at the TFT array substrate from the opposite substrate side with each component formed on it, and drawing 3 is a H-H' sectional view of

drawing 2 shown including an opposite substrate.

[0045] Liquid crystal equipment 200 is equipped with the TFT array substrate 1 which consists of a quartz substrate, hard glass, etc. in drawing 1 . Two or more pixel electrodes 11 prepared in the shape of a matrix on the TFT array substrate 1, The data line 35 which two or more arrays are carried out in the direction of X, and is extended along the direction of Y, respectively, The scanning line 31 which two or more arrays are carried out in the direction of Y, and is extended along the direction of X, respectively, While intervening between each data line 35 and the pixel electrode 11, respectively, two or more TFT30 as an example of the switching element which controls the switch-on and the non-switch-on between these according to the scan signal supplied through the scanning line 31, respectively, respectively is formed. Moreover, although the graphic display is omitted, on the TFT array substrate 1, the capacity line which is wiring for storage capacitance may be mostly formed along with the scanning line 31 at parallel.

[0046] The precharge circuit 201 which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to further two or more data lines 35 on the TFT array substrate 1, respectively, the sampling circuit 301 which samples a picture signal and is supplied to two or more data lines 35, respectively, the data-line actuation circuit 101, and the scanning-line actuation circuit 104 are formed.

[0047] The scanning-line actuation circuit 104 is equipped with a bidirectional shift register, and is constituted, and a scan signal is impressed to the scanning line 31 by line sequential in pulse to predetermined timing at the power source, start signal SPY, the reference clock signal CLY and the reversal signal CLYINV, and list which are supplied from an external-control circuit (not shown) through the mounting terminal 102 shown in drawing 2 based on the direction-of-transfer control signal DY, the reversal signal DYINV, etc. In addition, it cannot be overemphasized that a one-way shift register is sufficient as the scanning-line actuation circuit 104.

[0048] Moreover, the data-line actuation circuit 101 is similarly equipped with a bidirectional shift register, and is constituted. The power source supplied from an external-control circuit (not shown) through the mounting terminal 102 shown in drawing 2 , The reference clock signal CLX and the reversal signal CLXINV, and start signal SPX, In order that the scanning-line actuation circuit 104 may sample the picture signal VID as a picture signal according to the timing which impresses a scan signal based on the direction-of-transfer control signal DX, the reversal signal DXINV, etc. in a list A sampling circuit driving signal is minded every data line 35, the sampling circuit actuation signal line 306 is minded [ 301 ], and it supplies.

[0049] Moreover, the power source supplied from an external-control circuit (not shown) through the mounting terminal 102 which shows the data-line actuation circuit 101 to drawing 2 , The reference clock signal CLX and the reversal signal CLXINV, and

start signal SPX. It is based on the direction-of-transfer control signal DX, the reversal signal DXINV, etc. at a list. Supply of the scan signal over the scanning line 31 of 1 horizontal-scanning period by the scanning-line actuation circuit 104 is completed. In order to sample the precharge signal NRS according to the timing which polar reversal of a picture signal ends in a horizontal blanking interval, a precharge circuit driving signal is supplied to the precharge circuit 201 every data line 35 through the precharge circuit actuation signal line 206.

[0050] The precharge circuit 201 is equipped with the switching elements NR1-NRn which consist of TFT(s) every data line 35. The precharge signal line 204 is connected to the source electrode of switching elements NR1-NRn, and the precharge circuit actuation signal line 206 is connected to the gate electrode of switching elements NR1-NRn. And the precharge signal of a predetermined electrical potential difference is supplied through the precharge signal line 204 from an external-control circuit (not shown), by supplying a precharge circuit driving signal from the data-line actuation circuit 101 through the precharge circuit actuation signal line 206 to the timing preceded with the writing of a picture signal which is explained below about each data line 35, switching elements NR1-NRn will be in switch-on, and said precharge signal will be written in each data line 35. In addition, as for the precharge signal supplied to the precharge circuit 201, it is desirable that it is a signal (image auxiliary signal) equivalent to the pixel data of medium gradation level. Moreover, it cannot be overemphasized that the precharge signal NRS has the same picture signal VID and signal polarity.

[0051] The sampling circuit 301 is equipped with the switching elements SH1-SHn which consist of TFT(s) every data line 35. The picture signal line 304 is connected to the source electrode of switching elements SH1-SHn, and the sampling circuit actuation signal line 306 is connected to the gate electrode of switching elements SH1-SHn. Therefore, if a sampling circuit driving signal is inputted through the sampling circuit actuation signal line 306 from the data-line actuation circuit 101, the picture signal VID supplied through the picture signal line 304 from an external-control circuit (not shown) will be sampled, and sequential supply will be carried out at the data line 35. In addition, in drawing 1, although one picture signal line 304 is indicated for simplification, it may form two or more picture signal lines.

[0052] In addition, it connects with the data line 35, and both the drain electrodes of the switching elements NR1-NRn of the precharge circuit 201 and the switching elements SH1-SHn of a sampling circuit 301 precede a precharge signal with a picture signal, and are making the switch-on of switching elements NR1-NRn and switching elements SH1-SHn supply to a switch and the data line 35 by the data-line actuation circuit 101 to predetermined timing.

[0053] Moreover, the switching elements SH1-SHn which constitute the switching elements NR1-NRn which constitute the precharge circuit 201 as shown in drawing 1,

and a sampling circuit 301 are installed in juxtaposition to the data line. For example, the switching element SH1 for sampling the switching element NR1 and picture signal for precharge is connected to juxtaposition to the data line of S1. If such a configuration is taken, the switching elements NR1–NRn of the precharge circuit 201 and the switching elements SH1–SHn of the precharge circuit 301 have the advantage which can share the data line 35 which is an output stage. It not only can arrange efficiently [ there is no futility on the TFT array substrate 1, and ] by this, but since it is not necessary to form the data line 35 in the precharge circuit 201 and a sampling circuit 301 respectively, high numerical aperture-ization of a pixel is attained and it can realize a bright liquid crystal panel.

[0054] Furthermore, since the field which was a dead space conventionally can be efficiently used for the precharge circuit 201 and the sampling circuit 301 which were established in juxtaposition with the gestalt of this operation if it arranges so that it may be prepared on the TFT array substrate 1 in the location which counters the circumference abandonment 53 of the protection-from-light nature for specifying the screen-display field formed on the opposite substrate 2 or the TFT array substrate 1 as shown in [drawing 2](#) and [drawing 3](#) , the miniaturization of a liquid crystal panel is realizable. Moreover, the data-line actuation circuit 101 and the scanning-line actuation circuit 104 are good to make it prepare on the narrow long and slender circumference part of the TFT array substrate 1 which does not face the liquid crystal layer 50 in order to degrade neither liquid crystal nor the orientation film by the dc component. In addition, as long as it prepares the passivation film etc. so that the data-line actuation circuit 101 and the circumference circuit of scanning-line actuation circuit 104 grade may be protected, these circumference circuits may be formed into the liquid crystal layer 50.

[0055] In [drawing 2](#) and [drawing 3](#) , the sealant 52 which consists of a photo-setting resin as an example of the seal member which sticks both substrates in the perimeter of the screen-display field (namely, field of the liquid crystal panel with which an image is actually displayed by the orientation change of state of the liquid crystal layer 50) specified with two or more pixel electrodes 11, and surrounds the liquid crystal layer 50 is formed along the screen-display field on the TFT array substrate 1. And between the screen-display fields and sealants 52 on the opposite substrate 2, the circumference abandonment 53 of protection-from-light nature is formed.

[0056] When put into the TFT array substrate 1 by the case of protection-from-light nature where opening was behind prepared corresponding to the screen-display field, the circumference abandonment 53 so that the screen-display field concerned may not hide in the edge of opening of the case concerned according to a manufacture error etc. That is, it is formed from the band-like protection-from-light nature ingredient which has width of face of at least 500 micrometers or more in the perimeter of a screen-display field so that the gap of about hundreds of micrometers

to the case of the TFT array substrate 1 may be permitted, for example. Such circumference abandonment 53 of protection-from-light nature is formed in the opposite substrate 2 of the spatter process, the photolithography process, the etching process, etc. of having used metallic materials, such as Cr (chromium) and nickel (nickel). Or it is formed from ingredients, such as resin black which distributed carbon and Ti (titanium) to the photoresist.

[0057] The data-line actuation circuit 101 and the mounting terminal 102 are formed in the field of the outside of a sealant 52 along the lower side of a screen-display field, and the scanning-line actuation circuit 104 is established in the both sides of a screen-display field along with two sides of right and left of a screen-display field. In addition, if the scan signal delay supplied to the scanning line 31 does not become a problem, the thing only with one side sufficient [ the scanning-line actuation circuit 104 ] cannot be overemphasized. Moreover, the data-line actuation circuit 101 may be arranged on both sides along the side of a screen-display field. For example, the data line 35 of an odd number train supplies a picture signal from the data-line actuation circuit arranged along one side of a screen-display field, and you may make it the data line 35 of an even number train supply a picture signal from the data-line actuation circuit arranged along the side of the opposite hand of said screen-display field. Thus, if it is made to drive the data line 35 in the shape of a ctenidium, since the occupancy area of a data-line actuation circuit is extensible, it becomes possible to constitute a complicated circuit. Furthermore, two or more wiring 105 for supplying a driving signal and the power source of each other to the scanning-line actuation circuit established in the right-and-left both sides of a screen-display field is formed in the top chord of a screen-display field. Moreover, the fish eye 106 which consists of flow material for taking an electric flow between the TFT array substrate 1 and the opposite substrate 2 by at least one place of the corner section of the opposite substrate 2 is formed. And the opposite substrate 2 with the almost same profile as a sealant 52 has fixed to the TFT array substrate 1 by the sealant 52 concerned.

[0058] (Gestalt of operation of a precharge circuit and a sampling circuit) Next, the concrete circuitry of the switching elements NR1-NRn which constitute the precharge circuit 201 and a sampling circuit 301, and switching elements SH1-SHn is explained with reference to drawing 4 and drawing 5, respectively. In addition, drawing 4 is the circuit diagram showing various kinds of TFT(s) which constitute the switching elements NR1-NRn of the precharge circuit 201, and drawing 5 is the circuit diagram showing various kinds of TFT(s) which constitute the switching elements SH1-SHn of a sampling circuit 301.

[0059] As shown in drawing 4 (1), the switching elements NR1-NRn (refer to drawing 1) of the precharge circuit 201 may consist of N channel mold TFT202a, as shown in drawing 4 (2), may consist of P channel mold TFT202b, and may consist of complementary-type TFT202c which consists of an N channel mold TFT and a P

channel mold TFT as shown in drawing 4 (3). In addition, the precharge signal NRS which the precharge circuit driving signals 206a and 206b inputted in drawing 4 (3) through the precharge circuit actuation signal line 206 shown in drawing 1 from drawing 4 (1) are inputted into each TFT(s) 202a-202c as gate voltage, and is inputted through the precharge signal line 204 similarly shown in drawing 1 is inputted into each TFT(s) 202a-202c as a source electrical potential difference. In addition, precharge circuit driving signal 206a impressed to N channel mold TFT202a as gate voltage and precharge circuit driving signal 206b impressed to P channel mold TFT202b as gate voltage cannot be overemphasized by that it is a reversal signal to mutual. Therefore, what is necessary is for at least two or more precharge circuit actuation signal lines 206 to be needed, and just to shape reversal signal 206b of for example, precharge circuit driving signal 206a in waveform by the inverter circuit before the input of a precharge circuit, in constituting the precharge circuit 201 from complementary-type TFT202c.

[0060] As shown in drawing 5 (1), the switching elements SH1-SHn (refer to drawing 1 ) of a sampling circuit 301 may consist of N channel mold TFT302a, as shown in drawing 5 (2), they may consist of P channel mold TFT302b, and as shown in drawing 5 (3), they may consist of complementary-type TFT302c. Moreover, the sampling circuit driving signals 306a and 306b which the picture signal VID inputted in drawing 5 (3) through the picture signal line 304 shown in drawing 1 from drawing 5 (1) is inputted into each TFT(s) 302a-302c as a source electrical potential difference, and are inputted through the sampling circuit actuation signal line 306 from the data-line actuation circuit 101 similarly shown in drawing 1 are inputted into each TFT(s) 302a-302c as gate voltage. In addition, also in a sampling circuit 301, sampling circuit driving signal 306a impressed to N channel mold TFT302a as gate voltage like the case of the above-mentioned precharge circuit 201 and sampling circuit driving signal 306b impressed to P channel mold TFT302b as gate voltage are reversal signals mutual. Therefore, it is good for at least two or more sampling circuit actuation signal lines 306 to be needed in constituting a sampling circuit 201 from complementary-type TFT302c, and to shape reversal signal 306b of for example, sampling circuit driving signal 306a in waveform by the inverter circuit before the input of a sampling circuit 301.

[0061] (Gestalt of operation of the 1st of an actuation circuit) Next, the gestalt of operation of the 1st of an actuation circuit is explained with reference to drawing 10 from drawing 6 .

[0062] First, a data-line actuation circuit is explained.

[0063] As shown in drawing 6 , the data-line actuation circuit 101 is constituted including the bidirectional shift register 401, the buffer circuit 402, the wave control circuit 403 of a sampling circuit driving signal, and the precharge signal electronic switch 404.



[0064] With the gestalt of this operation, the bidirectional shift register 401 In the direction of transfer corresponding to the direction of +X (direction which goes to B from A) or the direction of -X (direction which goes to A from B) shown in drawing 1 The sequential output of the precharge circuit driving signal as the sampling circuit driving signal and the 2nd driving signal as the 1st driving signal is carried out from each stage of the bidirectional shift register 401, respectively. A sampling circuit 301 is supplied through the precharge signal electronic switch 404 and the buffer circuit 402 in the precharge circuit 201 again through the wave control circuit 403 or the buffer circuit 402.

[0065] In addition, although a graphic display is omitted about the scanning-line actuation circuit 104, it has the same bidirectional shift register as the data-line actuation circuit 101, a buffer circuit, etc., and is constituted.

[0066] Next, the configuration of the bidirectional shift register 401 is explained in full detail.

[0067] As shown in drawing 6, each stage of the bidirectional shift register 401 is constituted by the clocked inverter. A configuration is shown for one stage of this bidirectional shift register 401 in drawing 7. As shown in drawing 7, one stage of the bidirectional shift register 401 is constituted by four clocked inverters, and each clocked inverter has the following functions. First, considering the case where a direction of transfer is the direction of arrow-head X, a clocked inverter 130 functions as the signal taking-in section which incorporates an input signal 1 synchronizing with a clock signal CLX. Moreover, a clocked inverter 131 functions as a direction-of-transfer control section which restricts the direction of transfer of a signal in the direction of X based on the direction-of-transfer control signal DX as the signal propagation section which makes the incorporated signal spread as an output signal 1. Moreover, a clocked inverter 132 functions as the feedback section which returns the output signal 1 from the signal propagation section to the signal input side of the signal propagation section synchronizing with the reversal signal CLXINV of a clock signal CLX. Moreover, a clocked inverter 133 functions as the direction-of-transfer control section which restricts the direction of transfer of a signal in the direction of -X based on the reversal signal DXINV of a direction-of-transfer control signal, i.e., a direction-of-transfer control section which does not make the signal input side of the signal taking-in section spread the signal from the feedback section when a direction of transfer is the direction of X.

[0068] Next, when a direction of transfer is the direction of arrow-head-X, a clocked inverter 132 functions as the signal taking-in section which incorporates an input signal 2 synchronizing with the reversal signal CLXINV of a clock signal CLX. Moreover, a clocked inverter 133 functions as a direction-of-transfer control section which restricts the direction of transfer of a signal in the direction of -X based on the reversal signal DXINV of the direction-of-transfer control signal DX as the signal

propagation section which makes the incorporated signal spread as an output signal 2. Moreover, a clocked inverter 130 functions as the feedback section which returns the output signal 2 from the signal propagation section to the signal input side of the signal propagation section synchronizing with a clock signal CLX. Moreover, a clocked inverter 131 functions as the direction-of-transfer control section which restricts the direction of transfer of a signal in the direction of X based on the reversal signal DX of a direction-of-transfer control signal, i.e., a direction-of-transfer control section which does not make the signal input side of the signal taking-in section spread the signal from the feedback section when a direction of transfer is the direction of -X.

[0069] A clocked inverter is expressed by the notation shown in drawing 8 (a), and it has the input terminal and the gate terminal other than an output terminal. And the circuitry has become like drawing 8 (b), the signal inputted into the gate terminal by the side of the N channel mold TFT is high-level, and when the signal inputted into the gate terminal by the side of the P channel mold TFT is a low level, it operates as a usual inverter circuit. moreover When the signal with which the signal inputted into the gate terminal by the side of the N channel mold TFT is inputted into the gate terminal by the side of the P channel mold TFT with a low level is high-level, an output will be in a hi-z state. In addition, in the drawing of this application, in writing a clocked inverter, as shown in drawing 8 (a), it shall express only the signal connected to the gate terminal by the side of the N channel mold TFT. Moreover, this notation regulation is the same in the circuit which has not only a clocked inverter but a gate terminal.

[0070] Since the circuit which combined the above clocked inverters constituted each stage of a shift register 401 from this operation gestalt, For example, a clock signal CLX is inputted into the clocked inverter 130 which functions as the signal taking-in section when a direction of transfer is the direction of X. It is the case where the reversal signal CLXINV of a clock signal is inputted into the clocked inverter 132 which functions as the feedback section. The following actuation is performed when start signal SPX which starts high-level is inputted into a clocked inverter 130 as an input signal 1, as shown in drawing 9 . In addition, the direction-of-transfer control signal DX presupposes that it is a high-level signal. First, said start signal SPX is incorporated by the clocked inverter 130 in the standup of the clock signal CLX shown in drawing 9 to timing t0, and a high-level signal is outputted as an output signal 2 through a clocked inverter 131, for example, a switching element NR1 is supplied. And as for the condition of this output signal 2, a clock signal CLX is held during the period of high level. Next, although the output of a clocked inverter 130 will be in a hi-z state if a clock signal CLX falls to timing t1, since said output signal 2 has returned to the input side of a clocked inverter 132 with the clocked inverter circuit 132 by which the reversal signal CLXINV of a clock signal CLX was inputted into the gate terminal, feedback will be performed from falling of a clock signal CLX, i.e., the standup of the

reversal signal CLXINV, and the level of said output signal 2 will maintain high level. And in falling of the reversal signal CLXINV in timing t2, i.e., the standup of a clock signal CLX, although an input signal 1 is again incorporated in a clocked inverter 130, as shown in drawing 9, said start signal SPX is a low level, and the level of an output signal 2 also turns into a low level in this timing. Thus, from an output signal 2, the pulse signal of the same width of face as inputted start signal SPX will be outputted. [0071] The clock signal inputted into the clocked inverter of the stage which each stage of the bidirectional shift register 401 consists of circuits which combined the above clocked inverters, and adjoins each other is set up so that it may become the polarity of the clock signal of the preceding paragraph, and a reverse polarity. That is, as shown in drawing 6, a clock signal CLX is inputted into the clocked inverter which functions as the 1st step of signal taking-in section, clock signal CLXINV is inputted into the clocked inverter which functions as the 2nd step of signal taking-in section, and a clock signal CLX is inputted into the clocked inverter which functions as the 3rd more step of signal taking-in section. Therefore, to the timing t0 shown in drawing 9 in the 1st step, it is incorporated, and the signal outputted is incorporated in the timing t1 shifted the semicircle term of a clock signal CLX in the 2nd step, and the output signal of the same width of face as start signal SPX is acquired also in the 2nd step. Since incorporation of the signal in the timing which shifted the semicircle term of a clock signal CLX one after another in each stage, and the output of the signal of the same width of face as start signal SPX are performed hereafter, a clock signal CLX will shift a half period every one by one, and start signal SPX will be transmitted. The transfer of such start signal SPX is the same even when a direction of transfer turns into the direction of -X.

[0072] And as a precharge circuit driving signal, the pulse signal from which the clock signal CLX outputted from each above stage shifted the half period every will be supplied to the switching elements NR1-NRn of the precharge circuit 201 through the transmission gate of the precharge signal electronic switch 404, and a buffer circuit 402, respectively, as shown in drawing 6.

[0073] On the other hand, to the switching elements SH1-SHn of a sampling circuit 301, the signal based on the output signal from the output stage of at least two steps after is supplied rather than the output stage of a precharge circuit driving signal in this operation gestalt. That is, to the output signal outputted from the 1st step of the bidirectional shift register 401 shown in drawing 6 being supplied to the switching element NR1 of the precharge circuit 201, to the switching element NR1 concerned and the switching element SH1 of the sampling circuit 301 established in juxtaposition, it is constituted so that the signal based on the 3rd step of output signal may supply.

[0074] By the way, although the sampling circuit driving signal which chooses the switching element SHn of a sampling circuit 301 in the output stage of the bidirectional shift register 401 to the precharge circuit driving signal which chooses

the switching element NRn of the precharge circuit 201 was chosen by the signal of two steps after in the gestalt of this operation, as long as two or more steps become, it may be how many steps after.

[0075] If it explains using the timing chart of drawing 9, to the switching element NR1 of the precharge circuit 201, the precharge circuit driving signal of the same width of face as start signal SPX will be supplied in timing t0. And a sequential transfer is carried out and the start signal used as the source signal of this precharge circuit driving signal is incorporated by the 3rd step of signal taking-in section in timing t2. Furthermore, an AND is taken between the enable signal ENB1 as shows this incorporated signal to drawing 9 by the NAND circuit with which the wave control circuit 403 was equipped, or ENB2. Or an AND is not cared about at all with a NOR circuit. This enable signal consists of ENB1 and ENB2, and in odd level, it is constituted so that ENB2 may be used for ENB1 in even level again. Moreover, this enable signal ENB1 or the pulse width of ENB2 has predetermined pulse width shorter than the half period of a clock signal CLX, and as a result of the above AND operations, it will be supplied to the switching element SH1 of a sampling circuit 301 so that a high-level period as shown in drawing 9 may not overlap the pulse signal supplied to the switching element NR1 of the precharge circuit 201 as a sampling circuit driving signal. Hereafter, the signal based on the n+2nd step of output signal in the signal based on the output signal from the 5th step in the signal based on the output signal from the 4th step of that will be similarly supplied to a switching element SH2 at a switching element SHn at a switching element SH3, respectively.

[0076] Thus, the sampling circuit driving signal supplied to a sampling circuit 301 with an enable signal is controllable. Moreover, it is better to have made it the sampling circuit driving signal supplied to the switching element SH of the adjacent sampling circuit 301 not overlap. The ghost phenomenon produced by this writing in the picture signal before and behind a selection period can be controlled. In addition, it may be made to carry out wave control by preparing a NAND circuit and a NOR circuit between the enable signals from the outside like the sampling circuit driving signal which mentioned the precharge circuit driving signal above. If such a configuration is taken, since the timing of precharge is controllable by the enable signal from the outside, even if the TFT property in a liquid crystal panel changes, causing lowering of the yield decreases.

[0077] Moreover, the supply of a precharge circuit driving signal and a sampling circuit driving signal performed to such timing is the same even when a direction of transfer turns into the direction of -X, and as shown in drawing 10, a transfer is performed in the direction of switching element NRn-NR1 and SHn-SH1.

[0078] That is, in this operation gestalt, even when directions of transfer are any, it has composition which narrows the pulse width of the pulse signal which was late for the output stage of a precharge circuit driving signal at least two or more steps with a

gate means, and the predetermined period  $t_m$  as shown in drawing 9 between a precharge circuit driving signal and a sampling circuit driving signal can be established. Therefore, it will precede with the timing by which a picture signal is sampled, the precharge circuit 201 will be in switch-on, and the precharge signal NRS supplied through the precharge signal line 204 is supplied only for the period of  $t_{NR}$  to each data line 35. A precharge signal is a signal set as proper potential level, and by such a precharge signal's preceding with supply to the data line 35 of a picture signal, and writing it in the data line 35 concerned, in case it writes a picture signal in the data line 35 concerned, it can lessen required quantity of electricity notably. Moreover, even when a picture signal is supplied to the data line 35 at a high rate, the potential level of each data line 35 is stabilized, and reduction of the wiring unevenness on the display screen and improvement in a contrast ratio can be aimed at.

[0079] In case a picture signal is made to sample as mentioned above according to this operation gestalt, the output of a sampling circuit driving signal is performed and prevention of generating of a cross talk and prevention of lowering of contrast or display nonuniformity are achieved so that TFT30 whose picture signal is a pixel simultaneously may not be supplied between each data line 35, and so that a precharge period and a sampling period may not overlap.

[0080] Moreover, although the electrical-potential-difference polarity of a picture signal is reversed for every predetermined period called 1 horizontal-scanning period with this operation gestalt in order to carry out alternating current actuation of the liquid crystal Before each picture signal is supplied to TFT30, as mentioned above, to each data line 35 Since the precharge signal which is preferably equivalent to the pixel data of medium gradation level is supplied, the load at the time of writing in a picture signal is mitigated, and the potential level of the data line 35 is [ \*\* / according to / the potential level impressed to last time ] stable. For this reason, this picture signal can be supplied with the potential stabilized in each data line 35.

[0081] With this operation gestalt, moreover, the shift register for a precharge circuit driving signal output, Since not the configuration that prepares independently the shift register for a sampling circuit driving signal output like before, respectively but the configuration made to serve a double purpose with one shift register was taken, The start signal of a precharge circuit driving signal can be made to serve a double purpose with the start signal of a sampling circuit driving signal. It is not necessary to make the start signal of a precharge circuit driving signal in an external-control circuit like [ in the former which had prepared independently each shift register the object for precharge circuit driving signals, and for sampling circuit driving signals ]. Therefore, timing adjustment with the start signal of said precharge circuit driving signal, a clock signal, etc. can be performed freely. That is, in the control means which generates said clock signal etc. and which is not illustrated, the start signal of said sampling circuit driving signal made to serve a double purpose as a start signal of said precharge

circuit driving signal can synchronize the start signal of said precharge circuit driving signal with accuracy to a clock signal, since a clock signal etc. and a synchronization concerned are taken and it is outputted, for example, even when the period of a clock signal etc. is tuned finely. Moreover, even when the pulse width of the start signal of said precharge circuit driving signal etc. is tuned finely, the synchronization with said clock signal can be taken to accuracy.

[0082] Moreover, since it is not necessary to prepare separately from the shift register for sampling circuit driving signals the shift register for a precharge circuit driving signal output, a TFT element number can be remarkably reduced compared with the former, and lowering of the yield can be prevented. Furthermore, since the tooth space for the shift register for a precharge circuit driving signal output is unnecessary, it is advantageous on a circuit layout and easy-ization of a pattern design can be attained.

[0083] Furthermore, with this operation gestalt, as shown in drawing 9, the period  $t_m$  from termination of a precharge period to the standup of start signal SPX can be secured 100ns or more, even when EWS mode is adopted as a display mode as a result of an experiment.

[0084] When this period  $t_m$  cannot secure even several ns, it will be carried out by the writing of a precharge signal and the writing of a picture signal overlapping by signal delay, and there is a problem that a picture signal cannot be written in proper.

[0085] This invention does such extremely excellent effectiveness so, because the configuration of a shift register was considered as the configuration simple as mentioned above. Since the configuration of a shift register is simple, it becomes unnecessary to be able to make the occupancy area small, and to be also fully able to secure the area which arranges a precharge circuit, consequently to make size of TFT extremely small. And since the load at the time of precharge is also small as mentioned above, even if display modes are high-speed display modes, such as EWS mode, precharge sufficient in the precharge period of 1microsec extent can be performed. Furthermore, since the period  $t_m$  from completion of a precharge period to the standup of the start signal for picture signals is fully securable, a picture signal can be written in appropriately.

[0086] With this operation gestalt, further, since the output stage in the shift register of a precharge circuit driving signal is set up at least two or more steps before the output stage of a sampling circuit driving signal, even when a signal becomes blunt in a defect, wiring delay, etc. of transistor characteristics, it can prevent that a precharge signal and a picture signal are written in simultaneously.

[0087] Moreover, like this operation gestalt, if the output stage in the shift register of a precharge circuit driving signal is set up at least two or more steps before the output stage of a sampling circuit driving signal, after choosing the precharge circuit NRn and a sampling circuit SHn simultaneously will be lost and the precharge circuit

NRn will be in an OFF state before a sampling circuit SHn will be in an ON state, only the period of time amount  $t_m$  can take a margin. Therefore, according to this operation gestalt, degradation of display grace, such as lowering of contrast and nonuniformity, is not produced.

[0088] Furthermore, the shift register of this operation gestalt is the point equipped with the precharge signal electronic switch 404 shown in drawing 6 , as it is constituted as a bidirectional shift register, and said precharge circuit driving signal is always outputted from at least two or more steps before rather than the output stage of a sampling circuit driving signal, even if the shift direction is which direction.

[0089] In this operation gestalt, the precharge signal electronic switch 404 is constituted from a transmission gate, and the transmission gate connected with the transmission gate connected with the output stage two steps before the output stage concerned and the output stage of two steps after is connected to the precharge circuit of each stage. Moreover, the direction-of-transfer control signals DX and DXINV are inputted into each transmission gate, and it is constituted so that only which transmission gate may be in switch-on by the direction of transfer.

[0090] Thus, even when directions of transfer are any by constituting, a precharge signal can be written in with a margin before the writing of a picture signal, and there is no wiring unevenness by high contrast, and the possible liquid crystal panel of the inverse video corresponding to a high-speed display mode can be offered.

[0091] A transmission gate 160 is expressed with the notation shown in drawing 11 (a), and has circuitry of drawing 11 (b). Since the N channel mold TFT and the P channel mold TFT will be in switch-on simultaneously according to the potential difference of the directional-control signal DX impressed to a gate electrode or a clock signal CLX, and the transfer signal impressed to the input-side electrode or output side electrode of a transfer signal, a transmission gate 160 does not need supply of a positive supply VDD and a negative supply VSS like a clocked inverter. Therefore, even when the array pitch of the switching element which it becomes unnecessary to take about these power-source lines, and constitutes the precharge circuit 201 makes it detailed, the precharge signal electronic switch 404 can be formed with allowances, and much more miniaturization of liquid crystal equipment is possible.

[0092] Moreover, when using a liquid crystal panel as a light valve of a liquid crystal projector, the double plate method which uses three liquid crystal panels (that is, the light filter is not formed) without a color according to RGB can be adopted, the display screen is made bright, and high-definition image quality is acquired. According to this double plate method, after 3 colored light by which light modulation was independently carried out with the liquid crystal panel of three sheets is compounded by one incident light with prism or a dichroic mirror, it is projected on it on a screen. Thus, if it compounds by prism etc., as shown in drawing 12 , compared with R light and B light which are reflected by prism 502 after the modulation by the light valves 500R, 500G,

and 500B of three sheets for RGB, G light will not be reflected by prism 502. That is, the count of reversal of light decreases about G light only once. Even if this phenomenon constitutes optical system instead of G light, of course so that R light or B light may not be reflected by prism, it is the same, and when a dichroic mirror etc. is used and 3 colored light is compounded further, it happens similarly. Therefore, in such a case, the \*\*\*\*\* need produces the picture signal about G light right and left in a certain form.

[0093] then — if the liquid crystal panel equipped with a bidirectional shift register like this operation gestalt is used — a picture signal — right and left — \*\*\*\*\* — things are made and the liquid crystal projector of the above double plate methods can be constituted.

[0094] Moreover, although there is a veneer method which uses only one liquid crystal panel (that is, the light filter was formed in the opposite substrate) of coloring in the liquid crystal projector equipped with said light valve If the bidirectional shift register mentioned above also in the scan actuation circuit 104 of the liquid crystal panel of this operation gestalt is used It can constitute usable also as a \*\*\*\*\* type which attaches in reverse also as a type the liquid crystal projector of such a veneer method, or the liquid crystal projector of a double plate method mentioned above at head lining, and installs it every [ which is ordinarily installed in a floor ] floor. moreover, the liquid crystal display monitor which is liquid crystal equipment of a veneer method like the liquid crystal display monitor of a pocket mold video camera — a user's photography position — responding — for example, a flexible joint — the supporting point — \*\*\*\* repetition \*\*\*\*\* — things are able to be made to be made.

[0095] In addition, when a transmission gate may leak with transistor characteristics, the configuration of the precharge signal electronic switch 404 is good also as a configuration which adds an inverter 170 to the input side of each transmission gate, as shown in drawing 13 .

[0096] Thus, even when the defect of transistor characteristics arises by constituting, the suitable precharge circuit driving signal according to a direction of transfer can be supplied.

[0097] (Gestalt of operation of the 2nd of an actuation circuit) Next, the 2nd operation gestalt of the actuation circuit of this invention is explained based on drawing 14 and drawing 15 . In addition, the same sign is given to a common part with the 1st operation form, and explanation is omitted.

[0098] This operation gestalt differs from each operation gestalt which the place constituted so that two or more switching elements of a precharge circuit and a sampling circuit might be driven with one actuation signal line mentioned above.

[0099] It is made for the write-in timing of the precharge signal NRS to the six data lines 35 to become simultaneous, as are shown in drawing 14 , and this operation gestalt connects six switching elements and shows them to drawing 15 to one



precharge circuit actuation signal line 206 and sampling circuit actuation signal line 306. Moreover, the six data lines 35 with which the write-in timing of the picture signals VID1-VID6 developed by six phases of external-control circuits also adjoins are performed one by one as one group. Thus, when the dot frequency of a picture signal is quick, in order to reduce a dot frequency, phase expansion of the picture signal may be carried out any phase it is. If such a configuration is taken, since the drive frequency of the bidirectional shift register 401 which constitutes the data-line actuation circuit 101 can be reduced, it can prolong the life of TFT which constitutes the bidirectional shift register 401, and low-power-ization is not only realizable, but can realize reliable liquid crystal equipment. By the way, although there is no constraint in the number of phase expansions of a picture signal, when carrying out video presentation, since a signal line is the need, if constituted from a multiple of 3 in RGB of each, an external-control circuit can constitute comparatively easily in it. Moreover, as for it being the need, only several phase expansion minutes of a picture signal cannot be overemphasized by the picture signal line 304 at least.

[0100] Furthermore, with the gestalt of this operation, although precharge will be performed at once to the six data lines 35, the load at the time of one-time precharge is small, and can perform precharge sufficient in a short precharge period. Thus, although the writing of a precharge signal or a picture signal was performed to the data line 35 in every adjoining six, as long as write-in capacity is low, six or more are sufficient [ as long as the capacity of the switching element of a precharge circuit and the switching element of a sampling circuit is high, six or less are sufficient and ].

[0101] Moreover, since it can be made larger than each operation gestalt which mentioned above the area of each stage of the bidirectional shift register 401 as the object for a precharge circuit driving signal output, and an object for a sampling circuit driving signal output since an actuation signal line can be decreased, easy-ization of a pattern design can be attained.

[0102] As mentioned above, although the operation gestalt of an actuation circuit was explained, respectively, the bidirectional shift register of a data-line actuation circuit, a precharge circuit, a sampling circuit, or a scanning-line actuation circuit can form the P channel mold TFT and the N channel mold TFT with the respectively same film formation process as TFT30 of a pixel field, and is advantageous on manufacture.

[0103] Moreover, a sampling circuit 301 and the precharge circuit 201 may be formed by the switching element which consists of a complementary type TFT, and you may make it form them by the switching element which consists of a piece channel mold TFT (the N channel mold TFT or P channel mold TFT).

[0104] In addition, although the case where the external-control circuit which outputs a clock signal or a picture signal was established in the exterior of liquid crystal equipment to a data-line actuation circuit and a scanning-line actuation circuit was explained, this invention is not restricted to this and you may make it prepare the

control circuit concerned in liquid crystal equipment in each operation gestalt mentioned above.

[0105] Moreover, since the precharge circuit 201 was established in the data-line actuation circuit 101 side, you may make it establish an inspection circuit in the field A of an opposite hand on both sides of the data line 35, in each operation gestalt explained above, as shown in drawing 2 .

[0106] Moreover, according to the exception of modes of operation, such as for example, TN (Twisted Nematic) mode, STN (super TN) mode, and D-STN (double-STN) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are arranged in a predetermined direction at the side in which the incident light of the side in which the incident light of the opposite substrate 2 of the liquid crystal equipment of each operation gestalt mentioned above carries out incidence, and the TFT array substrate 1 carries out outgoing radiation, respectively.

[0107] Since the liquid crystal panel 10 explained above is applied to an electrochromatic display projector, three liquid crystal panels 10 will be used as a light valve for RGB, respectively, and incidence of the light of each color decomposed through the dichroic mirror for RGB color separation, respectively will be carried out to each panel as incident light, respectively. Therefore, with the gestalt of each operation, the light filter is not prepared in the opposite substrate 2. However, the light filter of RGB may be formed in the predetermined field which counters the pixel electrode 11 with which a light-shielding film 23 is not formed in the liquid crystal panel 10 on the opposite substrate 2 with the protective coat. If it does in this way, the liquid crystal panel of the gestalt of this operation is applicable to electrochromatic display equipments, such as electrochromatic display television of direct viewing types other than a liquid crystal projector, or a reflective mold.

[0108] Furthermore, in a liquid crystal panel 10, although the liquid crystal layer 50 was constituted from a pneumatic liquid crystal as an example, if the polymer dispersed liquid crystal which distributed liquid crystal as a minute grain in the macromolecule is used, the above-mentioned polarization film, a polarizing plate, etc. will become unnecessary in the orientation film and a list, and the advantage of a raise in the brightness of a liquid crystal panel or low-power-izing by efficiency for light utilization increasing will be acquired. Furthermore, when applying a liquid crystal panel 10 to high-reflective-liquid-crystal equipment by constituting the pixel electrode 11 from a metal membrane with high reflection factors, such as aluminum, SH (super HOMEOTORO pick) mold liquid crystal with which vertical orientation of the liquid crystal molecule was mostly carried out in the state of no electrical-potential-difference impressing may be used. Furthermore, although the common electrode 21 is provided in the opposite substrate 2 side in the liquid crystal panel 10 again so that vertical electric field (vertical electric field) may be impressed

to the liquid crystal layer 50. What (that is, the electrode for horizontal electric-field generating is prepared in the TFT array substrate 1 side, without preparing the electrode for vertical electric-field generating in the opposite substrate 2 side) the pixel electrode 11 is constituted also for from an electrode for horizontal electric-field generating of a couple, respectively so that electric field (horizontal electric field) parallel to the liquid crystal layer 50 may be impressed is possible. Thus, if horizontal electric field are used, it is advantageous when extending an angle of visibility rather than the case where vertical electric field are used. In addition, it is possible to apply the gestalt of this operation to various kinds of liquid crystal ingredients (liquid crystal phase), a mode of operation, a liquid crystal array, the actuation approach, etc.

[0109] In addition, you may make it connect electrically and mechanically the data-line actuation circuit 101 and the scanning-line actuation circuit 104 to LSI for actuation mounted on TAB (tape automated bonding substrate) instead of preparing on the TFT array substrate 1 through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 1.

[0110] Furthermore, the protection-from-light layer which consists of a refractory metal may be prepared also in the location (namely, under TFT30) which counters on the TFT array substrate 1 at TFT30 again as indicated by JP,9-127497,A, JP,3-52611,B, JP,3-125123,A, JP,8-171101,A, etc. in the gestalt of the above operation. Thus, if a protection-from-light layer is prepared also in the TFT30 bottom, it can prevent that the return light from the TFT array substrate 1 side etc. carries out incidence to TFT30.

[0111] (Electronic equipment) Next, the gestalt of operation of electronic equipment equipped with the liquid crystal equipment 200 explained to the detail above is explained with reference to drawing 19 from drawing 16.

[0112] The outline configuration of the electronic equipment which equipped drawing 16 with liquid crystal equipment 200 in this way is shown first.

[0113] In drawing 16, electronic equipment is constituted in preparation for the display actuation circuit 1004 including the source 1000 of a display information output, the external display information processing circuit 1002 mentioned above, the above-mentioned scanning-line actuation circuit 104, and the data-line actuation circuit 101, a liquid crystal panel 10, and clock generation circuit 1008 list in the power circuit 1010. The source 1000 of a display information output is constituted including the tuning circuit which aligns and outputs memory, such as ROM (Read Only Memory), RAM (Random Access Memory), and an optical disk unit, and a picture signal, and outputs display information, such as a picture signal of a predetermined format, to the display information processing circuit 1002 based on the clock signal from the clock generation circuit 1008. The display information processing circuit 1002 is constituted including various well-known processing circuits, such as magnification and a polarity-reversals circuit, a phase expansion circuit, a rotation circuit, a gamma

correction circuit, and a clamping circuit, carries out sequential generation of the digital signal from the display information inputted based on the clock signal from the clock generation circuit 1008, and outputs it to the display actuation circuit 1004 with a clock signal CLK. The display actuation circuit 1004 drives a liquid crystal panel 10 by the above-mentioned actuation approach the scanning-line actuation circuit 104 and the data-line actuation circuit 101. A power circuit 1010 supplies a predetermined power source to each above-mentioned circuit. In addition, on the TFT array substrate which constitutes a liquid crystal panel 10, the display actuation circuit 1004 may be carried and, in addition to this, the display information processing circuit 1002 may be carried.

[0114] The equipment equipped with the video tape recorder of the personal computer corresponding to multimedia (PC) and engineering workstation (EWS) which are shown in the liquid crystal projector shown in drawing 17 and drawing 18, the pager shown in drawing 21 or a cellular phone, a word processor, television, a viewfinder mold, or a monitor direct viewing type, an electronic notebook, an electronic calculator, car navigation equipment, the POS terminal, and the touch panel as electronic equipment of such a configuration can be mentioned.

[0115] Next, the example of the electronic equipment constituted in this way from drawing 17 by drawing 19 is shown, respectively.

[0116] In drawing 17, an example slack liquid crystal projector 1100 of electronic equipment is a liquid crystal projector of a projection mold, is equipped with the light source 1110, dichroic mirrors 1113 and 1114, the reflective mirrors 1115, 1116, and 1117, the incidence lens 1118, a relay lens 1119 and the outgoing radiation lens 1120, the liquid crystal light valves 1122, 1123, and 1124, the cross dichroic prism 1125, and a projector lens 1126, and is constituted. The liquid crystal light valves 1122, 1123, and 1124 prepare three liquid crystal display modules with which the actuation circuit 1004 mentioned above contains the liquid crystal panel 10 carried on the TFT array substrate, and they are used for them as a liquid crystal light valve, respectively. Moreover, the light source 1110 consists of a reflector 1112 which reflects the light of the lamps 1111, such as metal halide, and a lamp 1111.

[0117] In the liquid crystal projector 1100 constituted as mentioned above, the dichroic mirror 1113 of blue glow and a green light echo reflects blue glow and green light while making the red light of the white light bundles from the light source 1110 penetrate. It is reflected by the reflective mirror 1117 and incidence of the transmitted red light is carried out to the liquid crystal light valve 1122 for red light. On the other hand, among the colored light reflected with the dichroic mirror 1113, it is reflected by the dichroic mirror 1114 of a green light echo, and incidence of the green light is carried out to the liquid crystal light valve 1123 for green light. Moreover, blue glow also penetrates the 2nd dichroic mirror 1114. In order to prevent the optical loss by the long optical path to blue glow, the light guide means 1121 which consists of

a relay lens system containing the incidence lens 1118, a relay lens 1119, and the outgoing radiation lens 1120 is established, and incidence of the blue glow is carried out to the liquid crystal light valve 1124 for blue glow through this. Incidence of the three colored light modulated with each light valve is carried out to the cross dichroic prism 1125. As for this prism, the dielectric multilayer in which four rectangular prisms reflect the dielectric multilayer which is stuck and reflects red sunset in that inner surface, and a blue light is formed in the shape of a cross joint. Three colored light is compounded by these dielectric multilayers, and the light showing a color picture is formed. With the projector lens 1126 which is an incident light study system, it is projected on the compounded light on a screen 1127, and an image is expanded and it is displayed.

[0118] In drawing 18, the personal computer 1200 of other example slack laptop types of electronic equipment has the liquid crystal display display 1206 on which it had the liquid crystal panel 10 mentioned above in the top covering case, and the body section 1204 into which the keyboard 1202 was built while holding CPU, memory, a modem, etc.

[0119] Moreover, as shown in drawing 19, TCP (Tape Carrier Package) 1320 which mounted the IC chip 1324 in polyimide TEBU 1322 in which the metaled electric conduction film was formed is connected, and as liquid crystal equipment for electronic equipment which is elegance a part, it can also produce and sell and can also be used for one side of two transparence substrates 1304a and 1304b which constitute the substrate 1304 for liquid crystal equipments.

[0120] As mentioned above, equipment equipped with the video tape recorder of a liquid crystal television, a view finder mold, or a monitor direct viewing type, the car navigation equipment, the electronic notebook, the calculator, the word processor, the workstation, the cellular phone, the TV phone, POS terminal, and touch panel other than electronic equipment which were explained with reference to drawing 19 from drawing 16 etc. is mentioned as an example of the electronic equipment shown in drawing 19.

[0121] In addition, this invention is not limited to the above-mentioned example, and deformation implementation various by within the limits of the summary of this invention is possible for it. For example, this invention is applicable not only to what is applied to actuation of various kinds of above-mentioned liquid crystal panels but electroluminescence and plasma DISUBURE 1 equipment.

[0122] As explained above, according to the gestalt of this operation, the load of the source of a signal of a picture signal is remarkably mitigated by sufficient precharge function small, and various kinds of electronic equipment equipped with the possible liquid crystal equipment 200 of the stable image display, especially inverse video can be realized.

[0123]

[Effect of the Invention] The shift register [ according to / as explained above / the actuation circuit of the electro-optic device of this invention ] for a driving signal output to a sampling circuit, The shift register for a driving signal output to a precharge circuit is made to serve a double purpose. Since the output stage for the driving signal output to a precharge circuit was set up at least two or more steps before the output stage for the driving signal output to a sampling circuit The line sequential output of each of said driving signal over the data line is attained, and it can respond to a high-speed display mode by shortening of the write-in period of a precharge signal. Moreover, since it is the configuration which supplies said each driving signal with a single shift register, it can compare with the former, the occupancy area on the substrate of the shift register for said each driving signal output can be decreased, and an electro-optic device can be miniaturized. Furthermore, since the start signal for driving signals over a precharge circuit makes the start signal for driving signals over a sampling circuit serve a double purpose, it can perform timing adjustment to a clock signal etc. freely and easily. Moreover, since at least two or more step spacing is prepared, the output stage of the driving signal over a precharge circuit and the output stage of the driving signal over the sampling circuit of \*\* can prepare a predetermined margin between the "on" period of a precharge circuit, and the "on" period of a sampling circuit, and can prevent certainly display degradation of lowering of contrast, or display nonuniformity. And when the write-in directions of each signal over the data line are any, or when [ since the above functions are the configurations demonstrated similarly, ] performing inverse video etc., they can do so the effectiveness mentioned above.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] They are block diagrams formed on the TFT array substrate in the gestalt of operation of the 1st of liquid crystal equipment, such as various wiring and a circumference circuit.

[Drawing 2] It is the top view showing the whole liquid crystal equipment configuration of drawing 1 .

[Drawing 3] It is the sectional view showing the whole liquid crystal equipment configuration of drawing 1 .

[Drawing 4] It is the circuit diagram of TFT which constitutes the precharge circuit established in liquid crystal equipment.

[Drawing 5] It is the circuit diagram of TFT which constitutes the sampling circuit established in liquid crystal equipment.

[Drawing 6] It is the circuit diagram of a sampling circuit at the data-line actuation circuit and precharge circuit list in liquid crystal equipment of drawing 1 .

[Drawing 7] It is the circuit diagram of the circuit of each stage of the shift register which constitutes the data-line actuation circuit of drawing 6 .

[Drawing 8] Drawing showing the circuit notation of the clocked inverter which constitutes the circuit of drawing 7 , and (b) are the circuit diagrams showing the circuitry of the clocked inverter of (a).

[Drawing 9] It is timing-chart drawing showing actuation of a sampling circuit in the data-line actuation circuit and precharge circuit list in liquid crystal equipment of drawing 1 .

[Drawing 10] The case where the direction of transfer in the liquid crystal equipment of drawing 1 is drawing 9 is timing-chart drawing showing actuation of a sampling circuit in the data-line actuation circuit and precharge circuit list at the time. [ objection ]

[Drawing 11] Drawing showing the circuit notation of the transmission gate which constitutes the precharge signal electronic switch which shows (a) to drawing 6 , and (b) are the circuit diagrams showing the circuitry of the transmission gate of (a).

[Drawing 12] It is the conceptual diagram showing the prism optical system which compounds 3 colored light of RGB of the liquid crystal projector using the liquid crystal equipment of drawing 1 .

[Drawing 13] The circuit diagram showing the configuration of the fundamental switch with which (a) used the transmission gate of drawing 11 , and (b) are the circuit diagrams showing the circuitry at the time of taking the measures against leak against the switch of (a).

[Drawing 14] They are block diagrams formed on the TFT array substrate in the gestalt of operation of the 2nd of the liquid crystal equipment of this invention, such as various wiring and a circumference circuit.

[Drawing 15] In the liquid crystal equipment of drawing 14 , it is timing-chart drawing showing actuation of a sampling circuit in a data-line actuation circuit and a precharge circuit list when a directional-control signal is high-level.

[Drawing 16] It is the block diagram showing the outline configuration of the gestalt of operation of the electronic equipment by this invention.

[Drawing 17] It is the sectional view showing the liquid crystal projector as an example of electronic equipment.

[Drawing 18] It is the front view showing the personal computer as other examples of electronic equipment.

[Drawing 19] It is the perspective view showing the liquid crystal equipment using TCP as an example of electronic equipment.

[Description of Notations]

1 --- TFT array substrate

2 -- Opposite substrate  
10 -- Liquid crystal panel  
11 -- Pixel electrode  
21 -- Common electrode  
23 -- Light-shielding film  
30 -- TFT  
31 -- Scanning line (gate electrode)  
35 -- Data line (source electrode)  
50 -- Liquid crystal layer  
52 -- Sealant  
53 -- Circumference abandonment  
101 -- Data-line actuation circuit  
102 -- Mounting terminal  
130, 131, 132, 133 -- Clocked inverter  
160 -- Transmission gate  
200 -- Liquid crystal equipment  
201 -- Precharge circuit  
204 -- Precharge signal supply line  
206 -- Precharge circuit actuation signal line  
301 -- Sampling circuit  
304 -- Picture signal line  
306 -- Sampling circuit actuation signal line  
401 -- Bidirectional shift register  
402 -- Buffer circuit  
403 -- Wave control circuit  
404 -- Precharge signal electronic switch



特開平11-218738

(43) 公開日 平成11年(1999) 8月10日

(51) Int.Cl.<sup>4</sup>

G 0 2 F 1/133

G 0 9 G 3/36

識別記号

5 5 0

F I

G 0 2 F 1/133

G 0 9 G 3/36

5 5 0

審査請求 未請求 請求項の数8 O L (全 22 頁)

(21) 出願番号 特願平10-22387

(22) 出願日 平成10年(1998) 2月3日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2丁目4番1号

(72) 発明者 村出 正夫

長野県諏訪市大和 3丁目3番5号 セイコーエプソン株式会社内

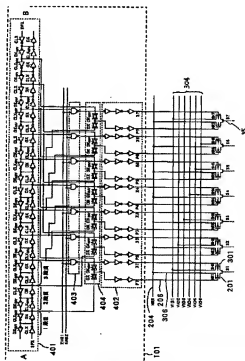
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 電気光学装置の駆動回路、電気光学装置及び電子機器

(57) 【要約】

【課題】 プリチャージ信号をデータ線に線順次で書き込む駆動回路において、プリチャージ期間の短縮化を図ると共に、反転表示等を行うと共に、電気光学装置の小型化の可能な電気光学装置の駆動回路を提供する。

【解決手段】 データ線駆動回路101を、双方向シフトレジスタ401、波形制御回路403、プリチャージ信号切替回路404、及びバッファ回路402により構成し、かつ、プリチャージ回路201及びサンプリング回路301をデータ線駆動回路101側に並列に設ける。そして、前記双方向シフトレジスタにおいては、例えばクロックドインバータにより信号取込部と信号伝搬部と帰還部とから成る簡素な構成とし、サンプリング回路駆動信号の出力段の2段前の出力段から、プリチャージ回路駆動信号の出力を行うように構成する。



## 【特許請求の範囲】

【請求項 1】 画像信号が供給される複数のデータ線と、走査信号が供給される複数の走査線と、前記各データ線及び前記各走査線に接続されたスイッチング手段と、前記スイッチング手段と接続された画素電極とを備えた電気光学装置の駆動回路であって、

第 1 トランジスタの導通により前記画像信号をサンプリングして前記データ線に供給するサンプリング回路と、前記データ線に前記画像信号を供給するためのサンプリング期間に先だって、第 2 トランジスタの導通によりプリチャージ信号を前記データ線に供給するプリチャージ回路と、前記サンプリング回路及びプリチャージ回路に制御信号を供給するための双方向性シフトレジスタとを有し、

前記サンプリング回路に対し、少なくとも前記第 1 方向又は第 1 方向と逆の方向に対応する転送方向で、前記双方向シフトレジスタの各段から第 1 薄膜トランジスタを導通させる第 1 駆動信号を順次出力すると共に、前記プリチャージ回路に対し、前記第 1 駆動信号を出力する前記双方向シフトレジスタの出力段よりも少なくとも 2 段以上前から前記第 2 トランジスタを導通させる第 2 駆動信号を前記転送方向で出力されてなることを特徴とする電気光学装置の駆動回路。

【請求項 2】 前記双方向シフトレジスタは、前記第 1 方向の両端のデータ線に対するサンプリング回路及びプリチャージ回路に対し、前記第 1 駆動信号を出力する出力段よりも少なくとも 2 段以上前に、前記第 2 駆動信号を出力するための擬似出力段を有していることを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

【請求項 3】 前記双方向シフトレジスタの各出力段には、前記プリチャージ回路に対する前記第 2 駆動信号の出力段を、前記選択制御信号に基づいて選択する第 2 駆動信号選択手段が接続されていることを特徴とする請求項 1 又は請求項 2 に記載の電気光学装置の駆動回路。

【請求項 4】 前記選択制御信号は、前記転送方向制御部に入力される前記方向制御信号であることを特徴とする請求項 1 乃至請求項 3 のいずれか一項に記載の電気光学装置の駆動回路。

【請求項 5】 前記シフトレジスタは、信号取込部と帰還部と前記転送方向制御部と、ゲート端子に入力されたクロック信号の立ち上がり又は立ち下がりで入力側と出力側と導通状態とするゲート手段を備え、前記信号取込部のゲート手段のゲート端子と、前記帰還部のゲート手段のゲート端子とは、互いに極性の反転したクロック信号を入力し、前段の帰還部のゲート手段のゲート端子と、次段の信号取込部のゲート手段のゲート端子とは、互いに極性の等しいクロック信号を入力することを特徴とする請求項 1 乃至請求項 4 のいずれか一項に記載の電気光学装置の駆動回路。

【請求項 6】 前記サンプリング回路とプリチャージ回

路は並列に設けられていることを特徴とする請求項 1 乃至請求項 5 のいずれか一項に記載の電気光学装置の駆動回路。

【請求項 7】 請求項 1 乃至請求項 6 のいずれか一項に記載の電気光学装置の駆動回路を備えたことを特徴とする電気光学装置。

【請求項 8】 請求項 7 に記載の液晶装置を備えたことを特徴とする電子機器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（以下、TFT と称す。）駆動等によるアクティブマトリクス駆動方式の液晶パネル等の電気光学装置の駆動回路、該駆動回路を備えた電気光学装置、該駆動回路が基板上に設けられた電気光学装置、又は当該電気光学装置を用いた電子機器の技術分野に属し、特に、プリチャージ回路を備えた駆動回路、電気光学装置、及び電子機器の技術分野に属する。

## 【0002】

【従来の技術】従来、TFT 駆動によるアクティブマトリクス駆動方式の液晶パネルにおいては、縦横に夫々配列された多数の走査線及びデータ線と、走査線及びデータ線の各交点に対応する多数の画素電極が TFT アレイ基板上に設けられている。そして、これらに加えて、走査線駆動回路、データ線駆動回路、サンプリング回路などの TFT を構成要素とする各種の周辺回路が、このような TFT アレイ基板上に設けられる場合がある。

【0003】これらの周辺回路のうち、サンプリング回路は、高周波数の画像信号を各データ線に所定のタイミングで安定的に走査信号と同期して供給するために、画像信号をサンプリングする回路である。

【0004】また、プリチャージ回路は、コントラスト比の向上、データ線の電位レベルの安定、表示画面上の配線むらの低減等を目的として、データ線に対し、前記サンプリング回路により画像信号がサンプリングされるタイミングに先行するタイミングで、プリチャージ信号（画像補助信号）を供給することにより、画像信号をデータ線に書き込む際の負荷を軽減する回路である。特に液晶を交流駆動するために通常行われるデータ線の電圧極性を所定周期で反転して駆動する所謂 1H 反転駆動方式においては、プリチャージ信号をデータ線に予め書き込んでおけば、画像信号をデータ線に書き込む際に必要な電荷量を顕著に少なくできる。

【0005】従来は、このようなプリチャージを 1 水平掃線期間内において全てのデータ線に対して行っていたため、データ線の容量によるプリチャージ信号の遅延、及びプリチャージ信号をデータ線に書き込むプリチャージ回路の TFT の駆動負荷の増大を考慮して、前記 1 水平掃線期間の開始直後から比較的長い時間、例えば少なくとも  $1 \mu\text{s}$  以上の時間に亘ってプリチャージ信号

をデータ線に供給するように構成されていた。

【0006】しかしながら、液晶パネルの高精細化が進み、水平方向の画素数が非常に多くなると、一度に書き込みを行う必要のあるデータ線の本数が増大し、データ線に対するプリチャージ信号の書き込みを行うプリチャージ回路のTFTの駆動負荷が増大するという問題があった。また、一度に多くの電流供給が行われるため、電源線の電位が不安定になるという問題もあった。更に、プリチャージ信号の書き込みを行うデータ線の本数が増加する程、データ線にプリチャージ信号を供給するための配線が長くなり、当該配線の終端側程、プリチャージ信号が劣化するという問題があった。その結果、各データ線に書き込まれる電位にばらつきが生じ、表示画面上の配線むらを発生させるという問題があった。

【0007】そこで、例えば、特開平7-295520号公報に記載されているように、各データ線への画像信号の書き込みと先行して、各データ線毎に線順次にプリチャージ信号を書き込むのが提案されている。同公報には、このようなプリチャージ回路の一例が開示されている。

【0008】このプリチャージ回路によれば、一度にプリチャージ信号を書き込むデータ線は1本であり、プリチャージ回路のTFTの駆動負荷を軽減させることができ、また、電源線及びデータ線の電位の安定化を図ることができる。

【0009】

【発明が解決しようとする課題】しかしながら、前記公報に代表される従来の方式では、プリチャージ信号を各データ線毎に線順次に書き込むために、プリチャージ信号を各データ線毎にサンプリングする回路と、当該回路に対して、線順次に駆動信号を供給するシフトレジスタを必要とする。この従来のシフトレジスタは、例えば前記公報に開示されているように、シフトレジスタの初段に入力した信号と同じ幅の信号が互いに重複することなく順次シフトされるように構成されており、非常に複雑な回路構成となっていた。

【0010】従って、液晶パネルの小型化を図ろうとする場合には、画素領域外の周辺回路を設ける領域の面積が小さくなるため、上述のように非常に複雑な回路構成を有するシフトレジスタを当該領域に形成してしまうと、他の回路のための面積が著しく制限されてしまう。その結果、プリチャージ信号をデータ線に書き込むためのプリチャージ回路も小さな面積で形成しなければならず、当該プリチャージ回路を構成するTFTのサイズを小さくせざるを得ない。

【0011】つまり、プリチャージ回路のTFTのオン抵抗を小さくすることができなくなるので、当該TFTの電流供給能力が低下し、充分なプリチャージを行うためには、プリチャージ信号をサンプリングさせるための前記駆動信号のパルス幅をある程度長く維持しなければ

ならないという問題があった。

【0012】しかし、EWSモード等の高速表示モードにおいては、1水平帰線期間は極めて短い期間となるため、前記駆動信号のパルス幅をある程度長く維持する場合には、プリチャージ信号と画像信号とをほぼ連続的にデータ線に書き込むことになり、画像信号がプリチャージ信号の影響を受けて正しく供給されず、画像に悪影響が生じるという問題があった。

【0013】また、サンプリングパルスをシフトさせる回路は、上述したように複雑な構成であるため、液晶装置上における当該回路の占有面積も大きなものとなり、液晶装置を小型化するのは困難であるという問題があった。

【0014】更に、前記公報に記載されたシフトレジスタは、シフト方向が一方であるため、画像信号を上下や左右に反転させることができず、いわゆる複板方式の液晶プロジェクタやユーザの撮影姿勢に応じて画像を反転させるビデオカメラの液晶モニタ等には採用することはできない。

【0015】本発明は上述した問題点に鑑みなされたものであり、プリチャージ信号をデータ線に線順次に供給する場合でも、プリチャージ信号の供給タイミング及び供給時間に自由度を持たせることができ、かつ、高速表示モード並びに反転表示モードに対応でき、更には液晶装置の小型化の可能な液晶パネルの駆動装置、液晶装置、及び電子機器を提供することを課題としている。

【0016】

【課題を解決するための手段】請求項1に記載の電気光学装置の駆動回路は、画像信号が供給される複数のデータ線と、走査信号が供給される複数の走査線と、前記各データ線及び前記各走査線に接続されたスイッチング手段と、前記スイッチング手段に接続された画素電極とを備えた電気光学装置の駆動回路であって、第1トランジスタの導通により前記画像信号をサンプリングして前記データ線に供給するサンプリング回路と、前記データ線に前記画像信号を供給するためのサンプリング期間に先だって、第2トランジスタの導通によりプリチャージ信号を前記データ線に供給するプリチャージ回路と、前記サンプリング回路及びプリチャージ回路に制御信号を供給するための双方向性シフトレジスタとを有し、前記サンプリング回路に対し、少なくとも前記第1方向又は第1方向と逆の方向に対応する転送方向で、前記双方向性シフトレジスタの各段から第1薄膜トランジスタを導通させる第1駆動信号を順次出力すると共に、前記プリチャージ回路に対し、前記第1駆動信号を出力する前記双方向性シフトレジスタの出力段よりも少なくとも2段以上前から前記第2トランジスタを導通させる第2駆動信号を前記転送方向で出力されてくることを特徴とする。

【0017】請求項1に記載の電気光学装置の駆動回路によれば、例えば1水平走査期間の画像信号の書き込み

期間が終了し、双方向シフトレジスタに対して転送方向を第1の方向とする転送開始信号が入力されると、この転送開始信号は、信号取込部においてクロック信号に同期して取り込まれ、信号伝搬部において出力信号として伝搬される。更に帰還部にて、クロック信号に同期して前記信号伝搬部からの出力信号が前記信号伝搬部の信号入力側に帰還され、これにより、前記転送開始信号に基づく第2駆動信号が生成され、この第2駆動信号は双方向シフトレジスタの転送開始段から出力されると共に、双方向シフトレジスタの次段における入力信号として出力される。次段においては、前段と同様にクロック信号に同期して前記入力信号が取り込まれて伝搬されると共に、帰還が行われる。これにより、この段における第2駆動信号が生成され、この第2駆動信号として出力されると共に、更に次段における入力信号として出力される。

【0018】以下、同様にして、次々に第2駆動信号が双方向シフトレジスタの各段によって転送されながら各段の出力信号として出力され、各データ線に対応する第2TFTを順次に導通させる。プリチャージ回路においては、これらの第2TFTの順次の導通により、プリチャージ信号の供給線から供給されるプリチャージ信号が各データ線に対して線順次に供給され、プリチャージ信号の書き込みが行われる。

【0019】一方、前記第2駆動信号の出力段は、同一の双方向シフトレジスタ内において、サンプリング回路の第1TFTを導通させる第1駆動信号の出力段の少なくとも2段以上前に設定されており、前記第2駆動信号が上述のように2段以上後の出力段まで転送された時に、第1駆動信号として出力されることになる。つまり、第1駆動信号と第2駆動信号とは、ソースとなる信号は共通であり、取り出す出力段が異なるだけである。

【0020】そして、この第1駆動信号により、各データ線に対応する第1TFTは順次に導通され、サンプリング回路においては、これらの第1TFTの順次の導通により、画像信号の供給線から供給される画像信号が各データ線に対して線順次に供給され、画像信号の書き込みが行われることになる。

【0021】また、以上のような第2駆動信号の転送と出力、またこれに対応する第1駆動信号の転送と出力は、方向制御信号により転送方向が前記第1方向とは逆の方向に変化した場合でも同様である。

【0022】以上のように、プリチャージ信号と画像信号は、単一の双方向シフトレジスタから供給される第2駆動信号及び第1駆動信号に応じて、それぞれ順次にデータ線に書き込まれることになるが、夫々のデータ線について見ればプリチャージ信号の書き込み後に画像信号の書き込みが行われており、プリチャージ信号として供給された電荷量に応じて画像信号の電荷量が少なくて済み、また、各データ線の電圧レベルは確実に所定値以上

となり、データ線の電圧レベルを安定させる。

【0023】また、以上のようにデータ線に対して線順次にプリチャージ信号の供給を行うことにより、データ線に対する一度のプリチャージ信号の書き込み時におけるデータ線の容量分の負荷は、一度に全てのデータ線にプリチャージ信号を書き込む場合に比して著しく軽減され、プリチャージ回路の第2TFTの駆動負荷を軽減させる。

【0024】更に、一度に全てのデータ線にプリチャージ信号を書き込む場合のように、プリチャージ信号の劣化等が生じないため、プリチャージ信号を書き込む期間を短縮させることができる。従って、高速表示モード採用時であっても充分なプリチャージを可能にすると共に、プリチャージ信号の書き込み終了から画像信号の書き込み開始までの期間を充分に確保することができ、画像信号の適切な書き込みを可能にする。

【0025】しかも、前記第1駆動信号及び第2駆動信号を出力する双方向シフトレジスタは、上述のように単一であり、第1又は第2基板上に形成する際の占有面積を減少させる。更に、前記第1駆動信号のソースとなる転送開始信号は、走査信号の供給タイミングに合わせて出力される信号であるから、同じくこの転送開始信号をソースとする前記第2駆動信号は、前記第1駆動信号のタイミング調整が行われた場合でも、それに追従して調整されることになる。また、シフトレジスタの兼用化によりTFTの素子数を削減することができ、歩留まりの低下を招かない。

【0026】また、前記第2駆動信号の出力段と前記第1駆動信号の出力段とは少なくとも2段以上離れて構成されているので、これらの信号に基づくプリチャージ信号の書き込みと画像信号の書き込みが同時に行われず、コントラストの低下、あるいはムラ等の表示品位の劣化を防ぐ。

【0027】以上のように、請求項1に記載の電気光学装置の駆動回路によれば、プリチャージ信号の書き込み期間の短縮化により高速表示モードに対応可能であり、かつ、簡素な構成の単一の双方向シフトレジスタにより、プリチャージ信号用の第2駆動信号と画像信号用の第1駆動信号の双方を出力させるようにしたので、第1又は第2の基板上における双方向シフトレジスタの占有面積を減少させ、反転表示の可能な電気光学装置の小型化を実現する。

【0028】請求項2に記載の電気光学装置の駆動回路は、前記課題を解決するために、請求項1に記載の電気光学装置の駆動回路において、前記双方向シフトレジスタは、前記第1方向の両端のデータ線に対するサンプリング回路及びプリチャージ回路に対し、前記第1駆動信号を出力する出力段よりも少なくとも2段以上前に、前記第2駆動信号を出力するための擬似出力段を有していることを特徴とする。

【0029】請求項2に記載の電気光学装置の駆動回路によれば、前記擬似出力段から出力される前記第2駆動信号は、前記第1方向の両端のデータ線に対するプリチャージ回路に対して出力され、当該第2駆動信号が、前記擬似出力段から2段以上後の出力段まで転送された時に、前記第1駆動信号として、前記第1方向の両端のデータ線に対するサンプリング回路に対して出力される。このように擬似出力段を設けることにより、前記第1方向の両端のデータ線に対するプリチャージ回路から、確実に第2駆動信号を供給することができ、全てのデータ線に対する適切なプリチャージが行われることになる。

【0030】請求項3に記載の電気光学装置の駆動回路は、前記課題を解決するために、請求項1又は請求項2に記載の電気光学装置の駆動回路において、前記双方向シフトレジスタの各出力段には、前記プリチャージ回路に対する前記第2駆動信号の出力段を、選択制御信号に基づいて選択する第2駆動信号選択手段が接続されていることを特徴とする。

【0031】請求項3に記載の電気光学装置の駆動回路によれば、第2駆動信号選択手段に選択制御信号が入力されると、この選択制御信号に基づいて前記第2駆動信号の出力段の走査方向が選択される。従って、双方向シフトレジスタの走査方向が反転してもプリチャージ信号と画像信号の書き込みタイミングの調整が可能である。

【0032】請求項4に記載の電気光学装置の駆動回路は、前記課題を解決するために、請求項1乃至請求項3のいずれか一項に記載の電気光学装置の駆動回路において、前記選択制御信号は、前記転送方向制御部に入力される前記方向制御信号であることを特徴とする。

【0033】請求項4に記載の電気光学装置の駆動回路によれば、第2駆動信号選択手段は、選択制御信号として前記転送方向制御部に入力される前記方向制御信号が入力されると、この方向制御信号に基づいて前記第2駆動信号の出力段が選択される。従って、プリチャージ信号と画像信号は、転送方向に応じた適切なタイミングで書き込まれることになる。

【0034】請求項5に記載の電気光学装置の駆動回路は、請求項1乃至請求項4のいずれか一項に記載の電気光学装置の駆動回路において、前記シフトレジスタは、信号取込部と帰還部と前記転送方向制御部に、ゲート端子に入力されたクロック信号の立ち上がり又は立ち下がりを入力側と出力側と導通状態とするゲート手段を備え、前記信号取込部のゲート手段のゲート端子と、前記帰還部のゲート手段のゲート端子には、互いに極性の反転したクロック信号を入力し、前段の帰還部のゲート手段のゲート端子と、次段の信号取込部のゲート手段のゲート端子には、互いに極性の等しいクロック信号を入力することを特徴とする。

【0035】請求項5に記載の電気光学装置の駆動回路によれば、前記信号取込部のゲート手段のゲート端子

に、クロック信号が入力されると、このクロック信号の立ち上がりまたは立ち下がりで入力側と出力側が導通状態となり、入力側に入力された信号が取り込まれ、取り込まれた信号は前記信号伝搬部により出力信号として出力される。そして、クロック信号の立ち上がりまたは立ち下がりで入力側と出力側は非導通状態となるが、帰還部のゲート手段のゲート端子には、前記信号取込部のゲート手段のゲート端子に入力されたクロック信号とは極性の異なるクロック信号が入力されるので、クロック信号の立ち下がりまたは立ち上がりで帰還部のゲート手段は入力側と出力側が導通状態となる。従って、信号取込部に入力された信号の電圧レベルは、クロック信号の一周期に亘って維持されることになる。一方、次段の信号取込部のゲート手段のゲート端子には、前段の帰還部のゲート手段に入力されたクロック信号と等しい極性のクロック信号が入力されるので、次段においては前段において帰還が開始されるタイミングで前段からの出力信号の取り込みが開始され、前段と同様にこの取り込まれた信号の電圧レベルはクロック信号の一周期に亘って維持される。従って、前段において出力された信号は、次段においてクロックの半周期分ずれた状態で出力されることになる。以下、各段において同様な処理が行われるため、結局、各段の信号は、クロックの半周期分ずれて順次転送されることになる。そして、このようなシフトレジスタにより、上述したような線順次のプリチャージ信号の書き込みと、線順次の画像信号の書き込みが可能となる。

【0036】請求項6に記載の電気光学装置の駆動回路は、前記課題を解決するために、請求項1乃至請求項5のいずれか一項に記載の電気光学装置の駆動回路において、前記サンプリング回路とプリチャージ回路は並列に設けられていることを特徴とする。

【0037】請求項6に記載の電気光学装置の駆動回路によれば、前記サンプリング回路とプリチャージ回路が並列に設けられているので、上述したように単一の双方向シフトレジスタから、これらのサンプリング回路とプリチャージ回路に接続される第1駆動信号と第2駆動信号の供給線の引き回しが容易となり、前記双方向シフトレジスタを含むデータ線駆動手段及びサンプリング回路並びにプリチャージ回路から構成される周辺回路の占有面積を減少させ、電気光学装置の小型化を実現する。

【0038】請求項7に記載の電気光学装置は、前記課題を解決するために、請求項1乃至請求項6のいずれか一項に記載の電気光学装置の駆動回路を備えたことを特徴とする。

【0039】請求項7に記載の電気光学装置によれば、請求項1乃至請求項6のいずれか一項に記載の電気光学装置は、前記電気光学装置の駆動回路を備えているので、高速表示モードを採用し、かつ、反転表示モードを採用した場合でも十分なプリチャージを行うことがで

き、コントラスト比が向上し、表示画面上の配線むらのない良好な画像が表示可能であって、かつ、小型の電気光学装置が提供される。

【0040】請求項8に記載の電子機器は、前記課題を解決するために、請求項7の電気光学装置を備えたことを特徴とする。

【0041】請求項8に記載の電子機器によれば、電子機器は、上述した本発明の電気光学装置を備えており、高速表示モード及び反転表示モードを採用した場合でも十分なプリチャージを行うことができるので、よりコントラスト比が向上し、表示画面上の配線むらのない良好な画像が表示可能な電気光学装置により、高品質の画像表示が行われる。また、電気光学装置の小型化が可能なので、電子機器の小型化を実現することができる。

【0042】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにする。

【0043】

【発明の実施の形態】以下、本発明の実施の形態を図面に基いて説明する。

【0044】（液晶装置の構成）先ず、電気光学装置の一例として液晶装置の全体構成について、図1から図3を参照して説明する。図1は、液晶装置の実施の形態におけるTFTアレキ基板上に設けられた各種配線、周辺回路等の構成を示すブロック図であり、図2は、TFTアレキ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図であり、図3は、対向基板を含めて示す図2のH-H'断面図である。

【0045】図1において、液晶装置200は、例えば石英基板、ハードガラス等からなるTFTアレキ基板1を備えている。TFTアレキ基板1上には、マトリクス状に設けられた複数の画素電極11と、X方向に複数配列されておる夫々がY方向に沿って伸びるデータ線35と、Y方向に複数配列されておる夫々がX方向に沿って伸びる走査線31と、各データ線35と画素電極11との間に夫々介在すると共に該間における導通状態及び非導通状態を、走査線31を介して夫々供給される走査信号に応じて夫々制御するスイッチング素子の一例としての複数のTFT30とが形成されている。また、図示を省略しているが、TFTアレキ基板1上には、蓄積容量のための配線である容量線を、走査線31に沿ってほぼ平行に形成してもよい。

【0046】TFTアレキ基板1上には更に、複数のデータ線35に所定電圧レベルのプリチャージ信号を画像信号に先行して夫々供給するプリチャージ回路201と、画像信号をサンプリングして複数のデータ線35に夫々供給するサンプリング回路301と、データ線駆動回路101と、走査線駆動回路104とが形成されている。

【0047】走査線駆動回路104は、双方向シフトレジスタを備えて構成されており、図2に示す実装端子1

02を介して外部制御回路（図示せず）から供給される電源、スタート信号SPY、基準クロック信号CLY及び反転信号CLY<sub>INV</sub>、並びに転送方向制御信号DY及び反転信号DY<sub>INV</sub>等に基づいて、所定タイミングで走査線31に走査信号をパルス的に線順次で印加する。尚、走査線駆動回路104は単方向シフトレジスタでもよいことは言うまでもない。

【0048】また、データ線駆動回路101も同様に、双方向シフトレジスタを備えて構成されており、図2に示す実装端子102を介して外部制御回路（図示せず）から供給される電源、基準クロック信号CLX及び反転信号CLX<sub>INV</sub>、スタート信号SPX、並びに転送方向制御信号DX及び反転信号DX<sub>INV</sub>等に基づいて、走査線駆動回路104が走査信号を印加するタイミングに合わせて、画像信号としての画像信号VIDをサンプリングするために、データ線35毎にサンプリング回路駆動信号をサンプリング回路301にサンプリング回路駆動信号線306を介して供給する。

【0049】また、データ線駆動回路101は、図2に示す実装端子102を介して外部制御回路（図示せず）から供給される電源、基準クロック信号CLX及び反転信号CLX<sub>INV</sub>、スタート信号SPX、並びに転送方向制御信号DX及び反転信号DX<sub>INV</sub>等に基づいて、走査線駆動回路104による1水平走査期間の走査線31に対する走査信号の供給が終了し、水平帰線期間において画像信号の極性の反転が終了するタイミングに合わせて、プリチャージ信号NRSをサンプリングするために、プリチャージ回路駆動信号線206を介してデータ線35毎にプリチャージ回路駆動信号をプリチャージ回路201に供給する。

【0050】プリチャージ回路201は、TFTから構成されるスイッチング素子NR1～NRnを各データ線35毎に備えている。スイッチング素子NR1～NRnのソース電極には、プリチャージ信号線204が接続されており、スイッチング素子NR1～NRnのゲート電極には、プリチャージ回路駆動信号線206が接続されている。そして、外部制御回路（図示せず）からプリチャージ信号線204を介して所定電圧のプリチャージ信号が供給され、各データ線35について以下に説明するような画像信号の書き込みに先行するタイミングで、データ線駆動回路101からプリチャージ回路駆動信号線206を介してプリチャージ回路駆動信号が供給されることにより、スイッチング素子NR1～NRnが導通状態となり、前記プリチャージ信号が各データ線35に書き込まれることになる。尚、プリチャージ回路201に供給されるプリチャージ信号は、中間階調レベルの画素データに相当する信号（画像補助信号）であることが好ましい。また、プリチャージ信号NRSは、画像信号VIDと信号極性が同じであることは、言うまでもない。

【0051】サンプリング回路301は、TFTから構

成されるスイッチング素子SH1～SHnを各データ線35毎に備えている。スイッチング素子SH1～SHnのソース電極には、画像信号線304が接続されており、スイッチング素子SH1～SHnのゲート電極には、サンプリング回路駆動信号線306が接続されている。従って、データ線駆動回路101からサンプリング回路駆動信号線306を介してサンプリング回路駆動信号が入力されると、外部制御回路（図示せず）から画像信号線304を介して供給される画像信号VIDがサンプリングされ、データ線35に順次供給される。尚、図1においては、画像信号線304は簡略化のために1本のみ記載しているが、複数本の画像信号線を形成してもよい。

【0052】尚、プリチャージ回路201のスイッチング素子NR1～NRnと、サンプリング回路301のスイッチング素子SH1～SHnのドレイン電極は共にデータ線35に接続されており、データ線駆動回路101により、スイッチング素子NR1～NRnとスイッチング素子SH1～SHnの導通状態を所定のタイミングで切り換え、データ線35に対してプリチャージ信号を画像信号より先行して供給させている。

【0053】また、図1に示すようにプリチャージ回路201を構成するスイッチング素子NR1～NRn及びサンプリング回路301を構成するスイッチング素子SH1～SHnは、データ線に対して並列に設置されている。例えば、S1のデータ線に対して、プリチャージ用のスイッチング素子NR1と画像信号をサンプリングするためのスイッチング素子SH1が並列に接続されている。このような構成を採れば、プリチャージ回路201のスイッチング素子NR1～NRnとプリチャージ回路301のスイッチング素子SH1～SHnは出力段であるデータ線35を共用できる利点がある。これにより、TFTアレレイ基板1上に無駄無く効率的に配置できるだけでなく、プリチャージ回路201及びサンプリング回路301に各々データ線35を設ける必要がないので、画素の高開口率化が可能となり、明るい液晶パネルが実現できる。

【0054】更に、本実施の形態では、並列に設けられたプリチャージ回路201及びサンプリング回路301は、図2及び図3に示すように、対向基板2或いはTFTアレレイ基板1上に形成された画面表示領域を規定するための遮光性の周辺見切り53に対向する位置においてTFTアレレイ基板1上に設けられるように配置すれば、従来デッドスペースであった領域を効率的に使用できるため、液晶パネルの小型化が実現できる。また、データ線駆動回路101及び走査線駆動回路104は、直流成分により液晶や配向膜を劣化させないために、液晶層50に面しないTFTアレレイ基板1の狭く細長い周辺部分上に設けるようにするとよい。なお、データ線駆動回路101や走査線駆動回路104等の周辺回路を保護する

ようにパッシベーション膜等を設ければ、これらの周辺回路を液晶層50の中に形成してもよい。

【0055】図2及び図3において、TFTアレレイ基板1の上には、複数の画素電極11により規定される画面表示領域（即ち、実際に液晶層50の配向状態変化により画像が表示される液晶パネルの領域）の周囲において両基板を貼り合わせて液晶層50を包囲するシール部材の一例としての光硬化性樹脂からなるシール材52が、画面表示領域に沿って設けられている。そして、対向基板2上における画面表示領域とシール材52との間には、遮光性の周辺見切り53が設けられている。

【0056】周辺見切り53は、後に画面表示領域に対応して開口部が設けられた遮光性のケースにTFTアレレイ基板1が入れられた場合に、当該画面表示領域が製造誤差等により当該ケースの開口の縁に隠れてしまわないように、即ち、例えばTFTアレレイ基板1のケースに対する数百 $\mu\text{m}$ 程度のずれを許容するように、画面表示領域の周囲に少なくとも500 $\mu\text{m}$ 以上の幅を持つ帯状の遮光性材料から形成されたものである。このような遮光性の周辺見切り53は、例えば、Cr（クロム）やNi（ニッケル）などの金属材料を用いたスパッタ工程、フォトリソグラフィ工程及びエッチング工程等により対向基板2に形成される。或いは、カーボンやTi（チタン）をフォトリソストに分散した樹脂ブラックなどの材料から形成される。

【0057】シール材52の外側の領域には、画面表示領域の下辺に沿ってデータ線駆動回路101及び実装端子102が設けられており、画面表示領域の左右の2辺に沿って走査線駆動回路104が画面表示領域の両側に設けられている。尚、走査線31に供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画面表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線35は画面表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線35は前記画面表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線35を歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更に画面表示領域の上辺には、画面表示領域の左右両側に設けられた走査線駆動回路に互いに駆動信号や電源を供給するための複数の配線105が設けられている。また、対向基板2のコーナ部部の少なくとも1ヶ所、TFTアレレイ基板1と対向基板2との間で電氣的導通をとるための導通材からなる銀点106が設けられている。そして、シール材52とはほぼ同じ輪郭を持つ対向基板2が当該シール材52によりTFTアレレイ基板1に固着されている。

【0058】(ブリチャージ回路及びサンプリング回路の実施の形態) 次に、ブリチャージ回路201及びサンプリング回路301を構成するスイッチング素子NR1～NRnとスイッチング素子SH1～SHnの具体的な回路構成について図4及び図5を参照して夫々説明する。尚、図4は、ブリチャージ回路201のスイッチング素子NR1～NRnを構成する各種のTFTを示す回路図であり、図5は、サンプリング回路301のスイッチング素子SH1～SHnを構成する各種のTFTを示す回路図である。

【0059】図4(1)に示すようにブリチャージ回路201のスイッチング素子NR1～NRn(図1参照)は、Nチャネル型TFT202aから構成されてもよいし、図4(2)に示すようにPチャネル型TFT202bから構成されてもよいし、図4(3)に示すようにNチャネル型TFT及びPチャネル型TFTからなる相補型TFT202cから構成されてもよい。尚、図4

(1)から図4(3)において、図1に示したブリチャージ回路駆動信号線206を介して入力されるブリチャージ回路駆動信号206a、206bは、ゲート電圧として各TFT202a～202cに入力され、同じく図1に示したブリチャージ信号線204を介して入力されるブリチャージ信号NRsは、ソース電圧として各TFT202a～202cに入力される。尚、Nチャネル型TFT202aにゲート電圧として印加されるブリチャージ回路駆動信号206aとPチャネル型TFT202bにゲート電圧として印加されるブリチャージ回路駆動信号206bとは、相互に反転信号であることは、言うまでもない。従って、ブリチャージ回路201を相補型TFT202cで構成する場合には、ブリチャージ回路駆動信号線206が少なくとも2本以上必要となり、ブリチャージ回路の入力前でインバータ回路により例えばブリチャージ回路駆動信号206aの反転信号206bを波形整形するようにすればよい。

【0060】図5(1)に示すようにサンプリング回路301のスイッチング素子SH1～SHn(図1参照)は、Nチャネル型TFT302aから構成されてもよいし、図5(2)に示すようにPチャネル型TFT302bから構成されてもよいし、図5(3)に示すように相補型TFT302cから構成されてもよい。また、図5

(1)から図5(3)において、図1に示した画像信号線304を介して入力される画像信号VIDは、ソース電圧として各TFT302a～302cに入力され、同じく図1に示したデータ線駆動回路101からサンプリング回路駆動信号線306を介して入力されるサンプリング回路駆動信号306a、306bは、ゲート電圧として各TFT302a～302cに入力される。尚、サンプリング回路301においても、前述のブリチャージ回路201の場合と同様にNチャネル型TFT302aにゲート電圧として印加されるサンプリング回路駆動

信号306aとPチャネル型TFT302bにゲート電圧として印加されるサンプリング回路駆動信号306bとは、相互に反転信号である。従って、サンプリング回路201を相補型TFT302cで構成する場合にはサンプリング回路駆動信号線306が少なくとも2本以上必要となり、サンプリング回路301の入力前でインバータ回路により例えばサンプリング回路駆動信号306aの反転信号306bを波形整形するとい。

【0061】(駆動回路の第1の実施の形態) 次に、駆動回路の第1の実施の形態について図6から図10を参照して説明する。

【0062】先ず、データ線駆動回路について説明する。

【0063】図6に示すように、データ線駆動回路101は、双方向シフトレジスタ401とバッファ回路402と、サンプリング回路駆動信号の波形制御回路403と、ブリチャージ信号切替回路404とを含んで構成される。

【0064】本実施の形態では、双方向シフトレジスタ401は、図1に示す+X方向(AからBへ向かう方向)あるいは-X方向(BからAへ向かう方向)に対応する転送方向で、双方向シフトレジスタ401の各段から夫々第1駆動信号としてのサンプリング回路駆動信号及び第2駆動信号としてのブリチャージ回路駆動信号を順次出力し、波形制御回路403あるいはバッファ回路402を介してサンプリング回路301に、また、ブリチャージ信号切替回路404、バッファ回路402を介して、ブリチャージ回路201に供給する。

【0065】尚、走査線駆動回路104については図示を省略するが、データ線駆動回路101と同様な双方向シフトレジスタとバッファ回路等を備えて構成されている。

【0066】次に、双方向シフトレジスタ401の構成について詳述する。

【0067】図6に示すように、双方向シフトレジスタ401の各段は、クロックドインバータにより構成されている。図7にこの双方向シフトレジスタ401の一段の構成を示す。図7に示すように、双方向シフトレジスタ401の一段の構成は、4個のクロックドインバータにより構成されており、各クロックドインバータは以下のような機能を有している。まず、転送方向が矢印X方向の場合について考えると、クロックドインバータ130は入力信号1をクロック信号CLXに同期して取り込む信号受込部として機能する。また、クロックドインバータ131は取り込んだ信号を出力信号1として伝搬させる信号伝搬部として、かつ、信号の転送方向を転送方向制御信号DXに基づいてX方向に制限する転送方向制御部として機能する。また、クロックドインバータ132はクロック信号CLXの反転信号CLX<sub>INV</sub>に同期して信号伝搬部からの出力信号1を信号伝搬部の信号入



力側に帰還させる帰還部として機能する。また、クロックドインバータ 133 は信号の転送方向を転送方向制御信号の反転信号  $D X_{INV}$  に基づいて  $-X$  方向に制限する転送方向制御部として、即ち転送方向が  $X$  方向の場合には帰還部からの信号を信号取込部の信号入力側に伝搬させない転送方向制御部として機能する。

【0068】次に、転送方向が矢印  $-X$  方向の場合には、クロックドインバータ 132 が入力信号 2 をクロック信号  $C L X$  の反転信号  $C L X_{INV}$  に同期して取り込む信号取込部として機能する。また、クロックドインバータ 133 は取り込んだ信号を出力信号 2 として伝搬させる信号伝搬部として、かつ、信号の転送方向を転送方向制御信号  $D X$  の反転信号  $D X_{INV}$  に基づいて  $-X$  方向に制限する転送方向制御部として機能する。また、クロックドインバータ 130 はクロック信号  $C L X$  に同期して信号伝搬部からの出力信号 2 を信号伝搬部の信号入力側に帰還させる帰還部として機能する。また、クロックドインバータ 131 は信号の転送方向を転送方向制御信号の反転信号  $D X$  に基づいて  $X$  方向に制限する転送方向制御部として、即ち転送方向が  $-X$  方向の場合には帰還部からの信号を信号取込部の信号入力側に伝搬させない転送方向制御部として機能する。

【0069】クロックドインバータは、図 8 (a) に示す記号により表され、入力端子及び出力端子の他にゲート端子が備えられている。そして、その回路構成は、図 8 (b) のようになっている。Nチャネル型 T F T 側のゲート端子に入力される信号がハイレベルで、Pチャネル型 T F T 側のゲート端子に入力される信号がローレベルの場合に、通常のインバータ回路として動作する。また、Nチャネル型 T F T 側のゲート端子に入力される信号がローレベルで、Pチャネル型 T F T 側のゲート端子に入力される信号がハイレベルの場合には、出力はハイインピーダンス状態となる。尚、本出願の図面において、クロックドインバータを表記する場合には、図 8

(a) に示すように、Nチャネル型 T F T 側のゲート端子に接続される信号のみを表すものとする。また、この表記規則は、クロックドインバータに限らず、ゲート端子を有する回路において同様である。

【0070】本実施形態では、シフトレジスタ 401 の各段を、以上のようなクロックドインバータを組み合わせた回路により構成したため、例えば、転送方向が  $X$  方向の場合に信号取込部として機能するクロックドインバータ 130 にクロック信号  $C L X$  が入力され、帰還部として機能するクロックドインバータ 132 にクロック信号の反転信号  $C L X_{INV}$  が入力される場合であって、図 9 に示すようにハイレベルに立ち上がるスタート信号  $S P X$  がクロックドインバータ 130 に入力信号 1 として入力される場合には、次のような動作が行われる。なお、転送方向制御信号  $D X$  はハイレベルの信号であるとする。まず、図 9 にタイミング  $t_0$  で示すクロック信号

$C L X$  の立ち上がりでクロックドインバータ 130 によって前記スタート信号  $S P X$  が取り込まれ、クロックドインバータ 131 を介してハイレベルの信号が出力信号 2 として出力され、例えばスイッチング素子  $N R 1$  に供給される。そして、この出力信号 2 の状態は、クロック信号  $C L X$  がハイレベルの期間中保持される。次に、クロック信号  $C L X$  がタイミング  $t_1$  にて立ち下がるのと、クロックドインバータ 130 の出力はハイインピーダンス状態となるが、前記出力信号 2 は、ゲート端子にクロック信号  $C L X$  の反転信号  $C L X_{INV}$  が入力されたクロックドインバータ回路 132 によってクロックドインバータ 132 の入力側に帰還されているため、クロック信号  $C L X$  の立ち下がり、即ち反転信号  $C L X_{INV}$  の立ち上がりから帰還が行われて、前記出力信号 2 のレベルはハイレベルを維持することになる。そして、タイミング  $t_2$  における反転信号  $C L X_{INV}$  の立ち下がり、即ちクロック信号  $C L X$  の立ち上がりにおいて、クロックドインバータ 130 では入力信号 1 が再び取り込まれるが、このタイミングにおいては、図 9 に示すように前記スタート信号  $S P X$  はローレベルであり、出力信号 2 のレベルもローレベルとなる。このようにして、出力信号 2 からは、入力されたスタート信号  $S P X$  と同じ幅のパルス信号が出力されることになる。

【0071】双方方向シフトレジスタ 401 の各段は、以上のようなクロックドインバータを組み合わせた回路から構成されており、かつ、隣合う段のクロックドインバータに入力されるクロック信号は前段のクロック信号の極性と反対の極性となるように設定されている。つまり、図 6 に示すように、1 段目の信号取込部として機能するクロックドインバータにはクロック信号  $C L X$  が入力され、2 段目の信号取込部として機能するクロックドインバータにはクロック信号  $C L X_{INV}$  が入力され、更に 3 段目の信号取込部として機能するクロックドインバータにはクロック信号  $C L X$  が入力される。従って、1 段目において図 9 に示すタイミング  $t_0$  で取り込まれ、出力される信号は、2 段目においてはクロック信号  $C L X$  の半周期ずれたタイミング  $t_1$  において取り込まれ、2 段目においてもスタート信号  $S P X$  と同じ幅の出力信号が得られる。以下、各段において次々クロック信号  $C L X$  の半周期ずれたタイミングでの信号の取り込みと、スタート信号  $S P X$  と同じ幅の信号の出力が行われるため、スタート信号  $S P X$  は、順次クロック信号  $C L X$  の半周期ずつずれて転送されることになる。このようなスタート信号  $S P X$  の転送は転送方向が  $-X$  方向となった場合でも同様である。

【0072】そして、以上のような各段から出力されるクロック信号  $C L X$  の半周期ずつずれたパルス信号は、プリチャージ回路駆動信号として、図 6 に示すように、プリチャージ信号切替回路 404 のトランスミッションゲート、及びバッファ回路 402 を介して、夫々プリチ

ャージ回路201のスイッチング素子NR1〜NRnに供給されることになる。

【0073】一方、サンプリング回路301のスイッチング素子SH1〜SHnに対しては、本実施形態においては、プリチャージ回路駆動信号の出力段よりも少なくとも2段後の出力段からの出力信号に基づく信号が供給される。つまり、プリチャージ回路201のスイッチング素子NR1に対しては、図6に示す双方向シフトレジスタ401の1段目から出力される出力信号が供給されるのに対して、当該スイッチング素子NR1と並列に設けられたサンプリング回路301のスイッチング素子SH1に対しては、3段目の出力信号に基づく信号が供給するように構成されている。

【0074】ところで、本実施の形態では、双方向シフトレジスタ401の出力段において、プリチャージ回路201のスイッチング素子NRnを選択するプリチャージ回路駆動信号に対してサンプリング回路301のスイッチング素子SHnを選択するサンプリング回路駆動信号を2段後の信号で選択したが、2段以上ならば、何段後でも良い。

【0075】図9のタイミングチャートを用いて説明すると、プリチャージ回路201のスイッチング素子NR1に対しては、タイミングt0においてスタート信号SPXと同じ幅のプリチャージ回路駆動信号が供給される。そして、このプリチャージ回路駆動信号のソース信号となったスタート信号は、順次転送されて、タイミングt2において3段目の信号取込部により取り込まれる。更に、この取り込まれた信号は、波形制御回路403に搬送されたNAND回路により、図9に示すようなイネーブル信号ENB1或いはENB2の間で論理積がとられる。或いは、NOR回路で論理積をとっても構わない。このイネーブル信号はENB1とENB2とか構成されており、奇数段においてはENB1が、また偶数段においてはENB2が用いられるように構成されている。また、このイネーブル信号ENB1又はENB2のパルス幅は、クロック信号CLXの半周期よりも短い所定のパルス幅を有しており、上述のような論理積演算の結果、サンプリング回路駆動信号として、図9に示すようなハイレベルの期間がプリチャージ回路201のスイッチング素子NR1に供給されるパルス信号と重複しないように、サンプリング回路301のスイッチング素子SH1に供給されることになる。以下、同様にして、4段目の出力信号に基づく信号がスイッチング素子SH2に、5段目からの出力信号に基づく信号がスイッチング素子SH3に、n+2段目の出力信号に基づく信号がスイッチング素子SHnに夫々供給されることになる。

【0076】このようにイネーブル信号によりサンプリング回路301に供給するサンプリング回路駆動信号を制御することができる。また、隣り合うサンプリング回

路301のスイッチング素子SHに供給されるサンプリング回路駆動信号が重複しないようにした方がよい。これにより選択期間の前後の画像信号を書き込むことにより生じるゴースト現象を抑制することができる。尚、プリチャージ回路駆動信号を、上述したサンプリング回路駆動信号と同様に、外部からのイネーブル信号との間で、NAND回路やNOR回路を設けることにより波形制御するようにしても構わない。この様な構成を採れば、外部からのイネーブル信号で、プリチャージのタイミングを制御することができるため、液晶パネル内のTFT特性が変化しても歩留まりの低下を招くことが少なくなる。

【0077】また、このようなタイミングで行われるプリチャージ回路駆動信号とサンプリング回路駆動信号の供給は、転送方向がX方向となった場合でも同様であり、図10に示すように、スイッチング素子NRn〜NR1、SHn〜SH1の方向に転送が行われる。

【0078】つまり、本実施形態においては、転送方向が何れの場合でも、プリチャージ回路駆動信号の出力段より少なくとも2段以上遅れたパルス信号のパルス幅を、ゲート手段により狭める構成となっており、プリチャージ回路駆動信号とサンプリング回路駆動信号との間に、図9に示すような所定期間tmを設けることができる。従って、画像信号がサンプリングされるタイミングに先行して、プリチャージ回路201が導通状態となり、プリチャージ信号線204を介して供給されるプリチャージ信号NRSが、tNRの期間だけ各データ線35に供給される。プリチャージ信号は、適宜の電位レベルに設定された信号であり、このようなプリチャージ信号が画像信号のデータ線35への供給に先行して当該データ線35に書き込まれることにより、画像信号を当該データ線35に書き込む際に必要な電流量を顕著に少なくすることができる。また、画像信号が高いレートでデータ線35に供給される場合でも、各データ線35の電位レベルを安定させ、表示画面上の配線むらの低減、コントラストの向上を図ることができる。

【0079】以上のように本実施形態によれば、画像信号をサンプリングさせる際には、各データ線35間で同時に画像信号が画素のTFT30に供給されることが無いように、かつ、プリチャージ期間とサンプリング期間が重複しないように、サンプリング回路駆動信号の出力が行われ、クロストークの発生の防止と、コントラストの低下あるいは表示ムラ等の防止が図られている。

【0080】また、本実施形態では、液晶を交流駆動するために、1水平走査期間といった所定周期毎に、画像信号の電圧極性を反転させるが、上述のように、各画像信号がTFT30に供給される前に、各データ線35には、好ましくは中間階調レベルの画素データに相当するプリチャージ信号が供給されているので、画像信号を書き込む際の負荷は軽減されており、データ線35の電位

レベルは、前回に印加された電位レベルによらずに安定している。このため、今回の画像信号を各データ線 35 に安定した電位により供給することができる。

【0081】また、本実施形態では、プリチャージ回路駆動信号出力用のシフトレジスタと、サンプリング回路駆動信号出力用のシフトレジスタとを、従来のように夫々独立に設ける構成ではなく、一つのシフトレジスタで兼用する構成を採ったため、プリチャージ回路駆動信号のスタート信号を、サンプリング回路駆動信号のスタート信号で兼用することができ、プリチャージ回路駆動信号用とサンプリング回路駆動信号用の夫々のシフトレジスタを別々に設けていた従来の場合のように、プリチャージ回路駆動信号のスタート信号を外部制御回路で作る必要がない。従って、前記プリチャージ回路駆動信号のスタート信号とクロック信号等とのタイミング調整を自由に行うことができる。つまり、前記プリチャージ回路駆動信号のスタート信号として兼用される前記サンプリング回路駆動信号のスタート信号は、前記クロック信号等を生成する図示しない制御手段において、当該クロック信号等と同期を取って出力されるため、例えばクロック信号の周期等を微調整した場合でも、前記プリチャージ回路駆動信号のスタート信号を正確にクロック信号に同期させることができる。また、前記プリチャージ回路駆動信号のスタート信号のパルス幅等を微調整した場合でも、正確に前記クロック信号との同期を取ることができ。

【0082】また、プリチャージ回路駆動信号出力用のシフトレジスタを、サンプリング回路駆動信号用のシフトレジスタと別個に設ける必要がないので、TFT素子数を従来に比べて著しく削減することができ、歩留まりの低下を防止することができる。更には、プリチャージ回路駆動信号出力用のシフトレジスタのためのスペースが不要なので、回路レイアウト上においても有利であり、パターン設計の容易化を図ることができる。

【0083】更に、本実施形態では、図9に示すように、プリチャージ期間の終了からスタート信号SPXの立ち上がりまでの期間 $t_m$ は、実験の結果、表示モードとしてEWSモードを採用した場合でも、100ns以上で確保することができる。

【0084】この期間 $t_m$ が数nsでも確保できない場合には、信号遅延によりプリチャージ信号の書き込みと画像信号の書き込みが重複して行われることになり、画像信号を適正に書き込むことができないという問題がある。

【0085】本発明が、このような極めて優れた効果を奏するのは、シフトレジスタの構成を上述のように簡素な構成としたためである。シフトレジスタの構成が簡素であるために、その占有面積を小さくすることができ、プリチャージ回路を配置する面積も十分に確保することができ、その結果、TFTのサイズを極端に小さくする

必要はなくなる。そして、上述のようにプリチャージ時の負荷も小さいので、表示モードがEWSモード等の高速表示モードであっても1 $\mu$ s程度のプリチャージ期間で十分なプリチャージを行うことができる。更に、プリチャージ期間の完了から画像信号用のスタート信号の立ち上がりまでの期間 $t_m$ を十分に確保できるので、画像信号を適切に書き込むことができる。

【0086】本実施形態では更に、プリチャージ回路駆動信号のシフトレジスタにおける出力段を、サンプリング回路駆動信号の出力段の少なくとも2段以上前に設定しているため、トランジスタ特性の不良や配線遅延等で信号が鈍った場合でも、プリチャージ信号と画像信号とが同時に書き込まれることを防止することができる。

【0087】また、本実施形態のように、プリチャージ回路駆動信号のシフトレジスタにおける出力段を、サンプリング回路駆動信号の出力段の少なくとも2段以上前に設定すると、プリチャージ回路NRnとサンプリング回路SHnを同時に選択することがなくなり、プリチャージ回路NRnがオフ状態となつてから、サンプリング回路SHnがオン状態となるまでの間に、時間 $t_m$ の期間だけマージンをとることができる。従って、本実施形態によれば、コントラストの低下やムラ等の表示品位の劣化を生じさせることがない。

【0088】更に、本実施形態のシフトレジスタは、双方向シフトレジスタとして構成されており、シフト方向が何れの方向であっても、前記プリチャージ回路駆動信号を常にサンプリング回路駆動信号の出力段よりも少なくとも2段以上前から出力するように、図6に示すプリチャージ信号切替回路404を備えた点である。

【0089】本実施形態においては、プリチャージ信号切替回路404をトランスミッションゲートで構成しており、各段のプリチャージ回路には、当該出力段の2段前の出力段と接続されたトランスミッションゲートと2段後の出力段と接続されたトランスミッションゲートが接続されている。また、各トランスミッションゲートには、転送方向制御信号DXとDX<sub>INV</sub>が入力されており、転送方向によって何れかのトランスミッションゲートのみが導通状態となるように構成されている。

【0090】このように構成することにより、転送方向が何れの場合でも、画像信号の書き込み前にマージンを持ってプリチャージ信号を書き込むことができ、高コントラストで配線むらが無く、かつ、高速表示モードに対応した反転表示の可能な液晶パネルを提供することができる。

【0091】トランスミッションゲート160は、図11(a)に示す記号で表され、図11(b)の回路構成を有している。トランスミッションゲート160は、ゲート電極に印加される方向制御信号DX又はクロック信号CLXと、転送信号の入力側電極又は出力側電極に印加される転送信号との電位差に応じてNチャネル型TFT

TとPチャネル型TFTが同時に導通状態になるため、クロックインバータのように正電源VDD及び負電源VSSの供給を必要としない。従って、これらの電源線を引き回す必要がなくなり、プリチャージ回路201を構成するスイッチング素子の配列ピッチが微細化した場合でも、余裕をもってプリチャージ信号切替回路404を設けることができ、液晶装置のより一層の小型化が可能である。

【0092】また、液晶プロジェクタのライトバルブとして液晶パネルを用いる場合には、色無しの（即ち、カラーフィルタが形成されていない）液晶パネルをRGB別に3枚用いる複板方式を採用することができ、表示画面を明るくして高品位の画質が得られる。この複板方式によれば、3枚の液晶パネルにより別々に光変調された3色光は、プリズムやダイクロイックミラーにより一つの投射光に合成された後、スクリーン上に投射される。このように、プリズム等で合成すると、図12に示すように、RGB用の3枚のライトバルブ500R、500G及び、500Bによる変調後にプリズム502で反射するR光及びB光と比べると、G光は、プリズム502で反射されない。即ち、光の反転回数が一回だけG光について少なくなる。この現象は、もちろんG光の代わりに、R光又はB光がプリズムで反射されないように光学系を構成しても同じであり、更に、ダイクロイックミラー等を用いて3色光を合成した場合にも同様起こる。従って、このような場合、G光についての画像信号を何等かの形で左右にひっくり返す必要が生じる。

【0093】そこで、本実施形態のような双向シフトレジスタを備えた液晶パネルを用い、画像信号を左右にひっくり返すことができ、上述のような複板方式の液晶プロジェクタを構成することができる。

【0094】また、前記ライトバルブを備えた液晶プロジェクタには、色付きの（即ち、対向基板にカラーフィルタが形成された）液晶パネルを1枚だけ用いる単板方式があるが、本実施形態の液晶パネルの走査駆動回路104にも上述した双向シフトレジスタを用い、このような単板方式の液晶プロジェクタ、あるいは上述した複板方式の液晶プロジェクタを、床に普通に設置する床置きタイプとしても、天井に逆さに取り付けて設置する吊りタイプとしても使用可能に構成することが出来る。また、携帯型ビデオカメラの液晶モニタのように、単板方式の液晶装置である液晶モニタを、ユーザの撮影姿勢に応じて、例えばフレキシブルジョイントを支点にひっくり返して見ることができるようになることも可能である。

【0095】なお、プリチャージ信号切替回路404の構成は、トランスマッションゲートがトランジスタ特性によってリークする可能性のある場合には、図13に示すように、夫々のトランスマッションゲートの入力側にインバータ170を付加する構成としても良い。

【0096】このように構成することにより、トランジスタ特性の不良が生じた場合でも、転送方向に応じた適切なプリチャージ回路駆動信号を供給することができる。

【0097】（駆動回路の第2の実施形態）次に、本発明の駆動回路の第2の実施形態を、図14及び図15に基づいて説明する。尚、第1の実施形態との共通箇所には同一符号を付して説明を省略する。

【0098】本実施形態は、プリチャージ回路及びサンプリング回路の複数のスイッチング素子を1本の駆動信号線で駆動するように構成したところが上述した各実施形態と異なる。

【0099】本実施形態は、図14に示すように、1本のプリチャージ回路駆動信号線206及びサンプリング回路駆動信号線306に対して、6個のスイッチング素子を接続し、図15に示すように、6本のデータ線35に対するプリチャージ信号NRSの書き込みタイミングが同時になるようにする。また外部制御回路により6相展開された画像信号VID1～VID6の書き込みタイミングも隣接する6本のデータ線35を1グループとして順次行われる。このように、画像信号のドット周波数が速い場合には、ドット周波数を低減するために画像信号を何相かに相展開してもよい。この様な構成を探れば、データ線駆動回路101を構成する双向シフトレジスタ401の駆動周波数を低減できるため、低消費電力化が実現できるだけでなく、双向シフトレジスタ401を構成するTFTの寿命を延ばすことができ、信頼性の高い液晶装置が実現できる。ところで、画像信号の相展開数には制約がないが、ビデオ表示させる場合にはRGB各々に信号線が必要なことから、3の倍数で構成すると外部制御回路が比較的容易に構成できる。また、少なくとも画像信号の相展開数だけ画像信号線304が必要なのは言うまでもない。

【0100】更に、本実施形態では、6本のデータ線35に対して一度にプリチャージが行われることになるが、一度のプリチャージ時における負荷は小さく、短いプリチャージ期間で十分なプリチャージを行うことが出来る。このように、隣接する6本毎のデータ線35に対してプリチャージ信号や画像信号の書き込みを行ったが、プリチャージ回路のスイッチング素子及びサンプリング回路のスイッチング素子の能力が高ければ、6本以下でもよいし、書き込み能力が低ければ6本以上でもよい。

【0101】また、駆動信号線を減少させることができるため、プリチャージ回路駆動信号出力用とサンプリング回路駆動信号出力用としての双向シフトレジスタ401の各段の面積を上述した各実施形態よりも大きくすることが出来るため、パターン設計の容易化を図ることが出来る。

【0102】以上、夫々駆動回路の実施形態について説

明したが、データ線駆動回路の双方向シフトレジスタ、プリチャージ回路、サンプリング回路、又は走査線駆動回路は、夫々画素領域の T F T 30 と同一の薄膜形成工程で Pチャネル型 T F T 及び Nチャネル型 T F T を形成することができ、製造上有利である。

【0103】また、サンプリング回路 301 及びプリチャージ回路 201 は、相補型 T F T からなるスイッチング素子で形成しても良いし、片チャネル型 T F T (Nチャネル型 T F T、或いは Pチャネル型 T F T) からなるスイッチング素子で形成するようにしても良い。

【0104】尚、上述した各実施形態においては、データ線駆動回路及び走査線駆動回路に対して、クロック信号あるいは画像信号等を出力する外部制御回路を、液晶装置の外部に設けた場合について説明したが、本発明はこれに限られるものではなく、当該制御回路を液晶装置内に設けるようにしても良い。

【0105】また、以上説明した各実施形態においては、プリチャージ回路 201 をデータ線駆動回路 101 側に設けたので、データ線 35 を挟んで反対側の領域 A には、図 2 に示すように、検査回路を設けるようにしても良い。

【0106】また、上述した各実施形態の液晶装置の対向基板 2 の投射光が入射する側及び T F T アレイ基板 1 の投射光が射出する側には夫々、例えば、T N (ツイステッドネマティック) モード、S T N (スーパー T N) モード、D-S T N (ダブル S T N) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0107】以上説明した液晶パネル 10 は、カラー液晶プロジェクタに適用されるため、3つの液晶パネル 10 が R G B 用のライトバルブとして夫々用いられ、各パネルには夫々 R G B 色分解用のダイクロックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板 2 に、カラーフィルタは設けられていない。しかしながら、液晶パネル 10 においても遮光膜 23 の形成されていない画素電極 11 に対向する所定領域に R G B のカラーフィルタをその保護膜と共に、対向基板 2 上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に本実施の形態の液晶パネルを適用できる。

【0108】更に、液晶パネル 10 においては、一例として液晶層 50 をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶パネルの高輝度化や低消費電力化の利点が見られる。更に、画素電極 11 を A1 等の反射率の高い金属膜から構成することにより、液晶パネル 10 を反射型液晶装置

に適用する場合には、電圧無印加状態で液晶分子がほぼ垂直配向された S H (スーパーホメオトロピック) 型液晶などを用いても良い。更にまた、液晶パネル 10 においては、液晶層 50 に対し垂直な電界(縦電界)を印加するように対向基板 2 の側に共通電極 21 を設けているが、液晶層 50 に平行な電界(横電界)を印加するように一対の横電界発生用の電極から画素電極 11 を夫々構成する(即ち、対向基板 2 の側には縦電界発生用の電極を設けることなく、T F T アレイ基板 1 の側に横電界発生用の電極を設ける)ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料(液晶相)、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。

【0109】尚、データ線駆動回路 101 及び走査線駆動回路 104 は、T F T アレイ基板 1 の上に設ける代わりに、例えば T A B (テプオートメッドボンディング基板) 上に実装された駆動用 L S I に、T F T アレイ基板 1 の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。

【0110】更にまた、以上の実施の形態において、特開平 9-127497 号公報、特公平 3-52611 号公報、特開平 3-125123 号公報、特開平 8-171101 号公報等に開示されているように、T F T アレイ基板 1 上において T F T 30 に対向する位置(即ち、T F T 30 の下側)にも、例えば高融点金属からなる遮光層を設けてもよい。このように T F T 30 の下側にも遮光層を設ければ、T F T アレイ基板 1 の側からの戻り光等が T F T 30 に入射するのを未然に防ぐことができる。

【0111】(電子機器) 次に、以上詳細に説明した液晶装置 200 を備えた電子機器の実施の形態について図 16 から図 19 を参照して説明する。

【0112】先ず図 16 に、このように液晶装置 200 を備えた電子機器の概略構成を示す。

【0113】図 16 において、電子機器は、表示情報出力源 1000、上述した外部表示情報処理回路 1002、前述の走査線駆動回路 104 及びデータ線駆動回路 101 を含む表示駆動回路 1004、液晶パネル 10、クロック発生回路 1008 並びに電源回路 1010 を備えて構成されている。表示情報出力源 1000 は、R O M (Read Only Memory)、RAM (Random Access Memory)、光ディスク装置などのメモリ、画像信号を同調して出力する同調回路等を含んで構成され、クロック発生回路 1008 からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路 1002 に出力する。表示情報処理回路 1002 は、増幅、極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック発生回路 10

08からのクロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKと共に表示駆動回路1004に出力する。表示駆動回路1004は、走査線駆動回路104及びデータ線駆動回路101によって前述の駆動方法により液晶パネル10を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶パネル10を構成するTFTアレイ基板の上に、表示駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0114】このような構成の電子機器として、図17に示す液晶プロジェクト、図18に示すマルチメディア対応のパーソナルコンピュータ(PC)及びエンジニアリング・ワークステーション(EWS)、図21に示すページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダー又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

【0115】次に図17から図19に、このように構成された電子機器の具体例を夫々示す。

【0116】図17において、電子機器の一例たる液晶プロジェクト1100は、投射型の液晶プロジェクトであり、光源1110と、ダイクロイックミラー1113、1114と、反射ミラー1115、1116、1117と、入射レンズ1118、リレーレンズ1119、出射レンズ1120と、液晶ライトバルブ1122、1123、1124と、クロスダイクロイックプリズム1125と、投射レンズ1126とを備えて構成されている。液晶ライトバルブ1122、1123、1124は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶パネル10を含む液晶表示モジュールを3個用意し、夫々液晶ライトバルブとして用いたものである。また、光源1110はメタルハライド等のランプ1111とランプ1111の光を反射するリフレクタ1112とからなる。

【0117】以上のように構成される液晶プロジェクト1100においては、青色光・緑色光反射のダイクロイックミラー1113は、光源1110からの白色光束のうちの赤色光を透過させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー1117で反射されて、青色光用液晶ライトバルブ1122に入射される。一方、ダイクロイックミラー1113で反射された青色光のうち緑色光は緑色光反射のダイクロイックミラー1114によって反射され、緑色光用液晶ライトバルブ1123に入射される。また、青色光は第2のダイクロイックミラー1114も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ1118、リレーレンズ1119、出射レンズ1120を含むリレーレンズ系からなる導光手段1121が設けら

れ、これを介して青色光が青色光用液晶ライトバルブ1124に入射される。各ライトバルブにより変調された3つの色光はクロスダイクロイックプリズム1125に入射する。このプリズムは4つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体多層膜とが十字状に形成されている。これらの誘電体多層膜によって3つの色光が合成されて、カラー画像を表す光が形成される。合成された光は、投射光学系である投射レンズ1126によってスクリーン1127上に投射され、画像が拡大されて表示される。

【0118】図18において、電子機器の他の例たるラップトップ型のパーソナルコンピュータ1200は、上述した液晶パネル10がトップカバーケース内に備えられた液晶表示ディスプレイ1206と、CPU、メモリ、モデム等を収容すると共にキーボード1202が組み込まれた本体部1204とを有する。

【0119】また、図19に示すように、液晶装置用基板1304を構成する2枚の透明基板1304a、1304bの一方に、金属の導電膜が形成されたポリイミドテープ1322にICチップ1324を実装したTCD(Tape Carrier Package)1320を接続して、電子機器用の一部品である液晶装置として生産、販売、使用することもできる。

【0120】以上、図16から図19を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダー型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等が図19に示した電子機器の例として挙げられる。

【0121】なお、本発明は上記実施例に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本発明は上述の各種の液晶パネルの駆動に適用されるものに限らず、エレクトロルミネッセンス、プラズマディスプレイ装置にも適用可能である。

【0122】以上説明したように、本実施の形態によれば、小型であり、かつ、十分なプリチャージ機能により画像信号の信号源の負荷を著しく軽減し、安定した画像表示、特に反転表示の可能な液晶装置200を備えた各種の電子機器を実現できる。

#### 【0123】

【発明の効果】以上説明したように、本発明の電気光学装置の駆動回路によれば、サンプリング回路に対する駆動信号出力用のシフトレジスタと、プリチャージ回路に対する駆動信号出力用のシフトレジスタを兼用し、プリチャージ回路に対する駆動信号出力のための出力段を、サンプリング回路に対する駆動信号出力のための出力段の少なくとも2段以上前に設定したので、データ線に対

する前記各駆動信号の線順次の出力が可能になり、プリチャージ信号の書き込み期間の短縮化により高速表示モードに対応することができる。また、単一のシフトレジスタにより前記各駆動信号を供給する構成なので、従来に比べて前記各駆動信号出力用のシフトレジスタの基板における占有面積を減少させることができ、電気光学装置を小型化することができる。更に、プリチャージ回路に対する駆動信号用のスタート信号は、サンプリング回路に対する駆動信号用のスタート信号を兼用するので、クロック信号等に対するタイミング調整を自由かつ容易に行うことができる。また、プリチャージ回路に対する駆動信号の出力段と、のサンプリング回路に対する駆動信号の出力段は、少なくとも2段以上間隔が設けられているので、プリチャージ回路の導通期間とサンプリング回路の導通期間との間に所定のマージンを設けることができ、コントラストの低下、あるいは表示ムラ等の表示劣化を確実に防止することができる。しかも、上述のような機能は、データ線に対する各信号の書き込み方向が何れの場合でも同様に発揮される構成なので、反転表示等を行う場合でも、上述した効果を奏することができる。

#### 【図面の簡単な説明】

【図1】 液晶装置の第1の実施の形態におけるTFTアレイ基板上に形成された各種配線、周辺回路等のブロック図である。

【図2】 図1の液晶装置の全体構成を示す平面図である。

【図3】 図1の液晶装置の全体構成を示す断面図である。

【図4】 液晶装置に設けられたプリチャージ回路を構成するTFTの回路図である。

【図5】 液晶装置に設けられたサンプリング回路を構成するTFTの回路図である。

【図6】 図1の液晶装置におけるデータ線駆動回路及びプリチャージ回路並びにサンプリング回路の回路図である。

【図7】 図6のデータ線駆動回路を構成するシフトレジスタの各段の回路の回路図である。

【図8】 図7の回路を構成するクロックドインバータの回路記号を示す図、(b)は(a)のクロックドインバータの回路構成を示す回路図である。

【図9】 図1の液晶装置におけるデータ線駆動回路及びプリチャージ回路並びにサンプリング回路の動作を示すタイミングチャート図である。

【図10】 図1の液晶装置における転送方向が図9の場合とは反対の時のデータ線駆動回路及びプリチャージ回路並びにサンプリング回路の動作を示すタイミングチャート図である。

【図11】 (a)は図6に示すプリチャージ信号切替回路を構成するトランスミッションゲートの回路記号を

示す図、(b)は(a)のトランスミッションゲートの回路構成を示す回路図である。

【図12】 図1の液晶装置を用いた液晶プロジェクトのRGBの3色光を合成するプリズム光学系を示す概念図である。

【図13】 (a)は図11のトランスミッションゲートを用いた基本的なスイッチの構成を示す回路図、

(b)は(a)のスイッチにリーク対策を施した場合の回路構成を示す回路図である。

【図14】 本発明の液晶装置の第2の実施の形態におけるTFTアレイ基板上に形成された各種配線、周辺回路等のブロック図である。

【図15】 図14の液晶装置において、方向制御信号がハイレベルの場合のデータ線駆動回路及びプリチャージ回路並びにサンプリング回路の動作を示すタイミングチャート図である。

【図16】 本発明による電子機器の実施の形態の概略構成を示すブロック図である。

【図17】 電子機器の一例としての液晶プロジェクトを示す断面図である。

【図18】 電子機器の他の例としてのパーソナルコンピュータを示す正面図である。

【図19】 電子機器の一例としてのTCPを用いた液晶装置を示す斜視図である。

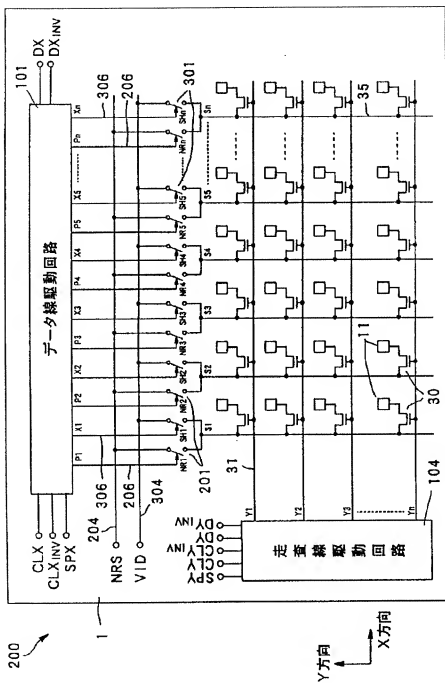
#### 【符号の説明】

- 1…TFTアレイ基板
- 2…対向基板
- 10…液晶パネル
- 11…画素電極
- 21…共通電極
- 23…遮光膜
- 30…TFT
- 31…走査線（ゲート電極）
- 35…データ線（ソース電極）
- 50…液晶層
- 52…シール材
- 53…周辺見切り
- 101…データ線駆動回路
- 102…実装端子
- 130、131、132、133…クロックドインバータ
- 160…トランスミッションゲート
- 200…液晶装置
- 201…プリチャージ回路
- 204…プリチャージ信号供給線
- 206…プリチャージ回路駆動信号線
- 301…サンプリング回路
- 304…画像信号線
- 306…サンプリング回路駆動信号線
- 401…双方向シフトレジスタ

402...バッファ回路  
403...波形制御回路

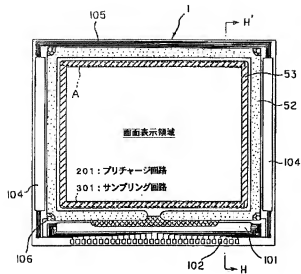
404...プリチャージ信号切替回路

【図1】

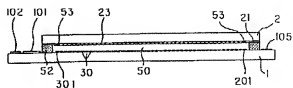




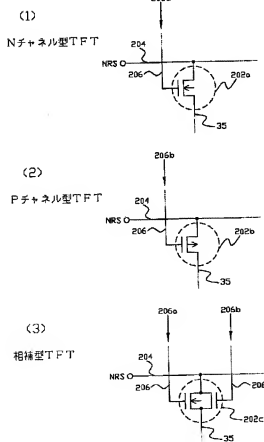
【図2】



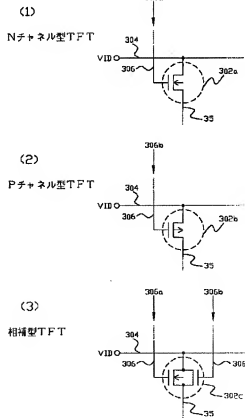
【図3】



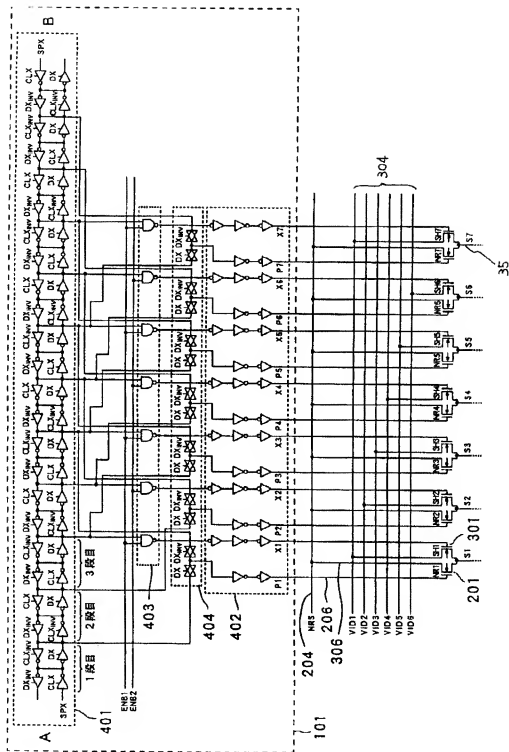
【図4】



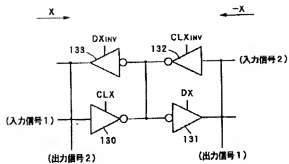
【図5】



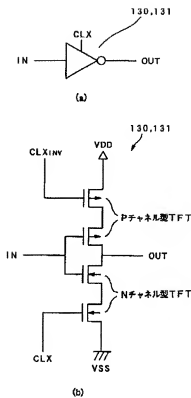
【図6】



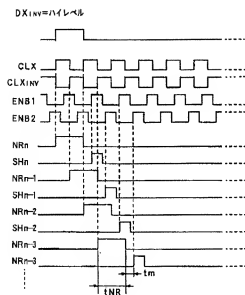
【図 7】



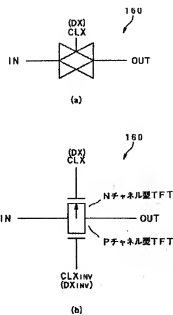
【図 8】



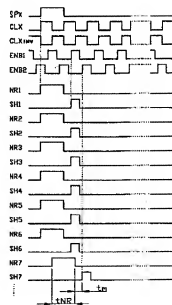
【図 10】



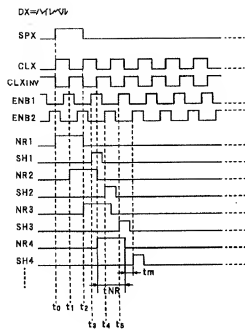
【図 11】



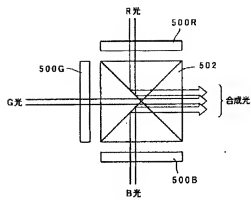
【図 15】



【図 9】

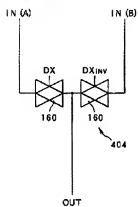


【図 12】

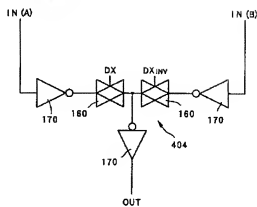


【図 13】

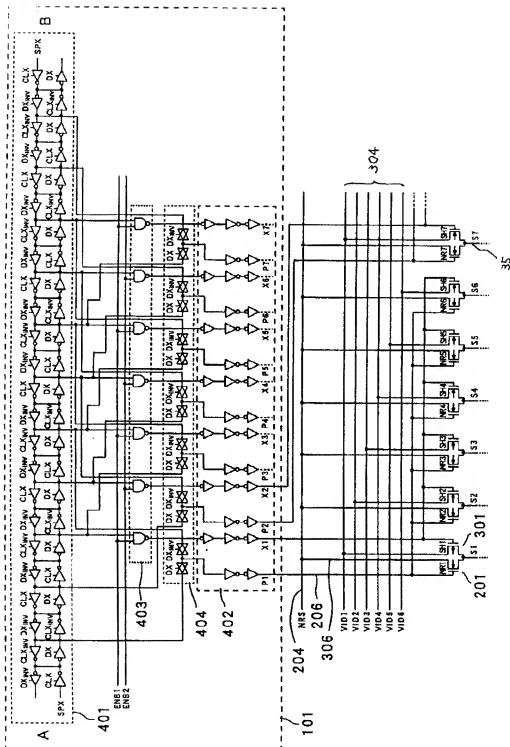
(a) 基本的スイッチ



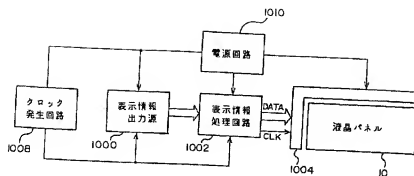
(b) リーク対策スイッチ



【図14】

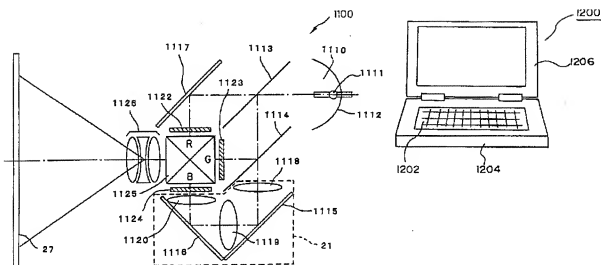


【図 16】



【図 17】

【図 18】



【図 19】

